

## 特長

- 12ビット分解能
- バッファされた真のレール・トゥ・レール電圧出力
- 5V動作時の $I_{CC}$  : 1.1mA標準 (LTC1458)
- 3V動作時の $I_{CC}$  : 800 $\mu$ A標準 (LTC1458L)
- 内蔵リファレンス : 2.048V (LTC1458)  
1.220V (LTC1458L)
- $\overline{\text{CLR}}$ ピン
- パワーオン・リセット
- SSOP-28パッケージ
- 3線式カスケード可能なシリアル・インタフェース
- 最大DNL誤差 : 0.5LSB
- 低コスト

## アプリケーション

- デジタル校正
- 産業用プロセス・コントロール
- 自動試験装置
- 低消費電力システム

## 概要

LTC<sup>®</sup>1458/LTC1458Lは、SO-28およびSSOP-28パッケージに収納された完全な単一電源、クワッド・レール・トゥ・レール電圧出力、12ビット・デジタル/アナログ・コンバータ(DAC)です。可変利得( $\times 1$ または $\times 2$ )の出力バッファ・アンプと使いやすい3線式カスケード可能なシリアル・インタフェースを内蔵しています。

LTC1458は、2.048V内部リファレンスと $\times 2$ 利得構成の4.095Vフルスケール出力を備え、4.5V~5.5Vの単一電源で動作し、消費電力はわずか5.5mW( $I_{CC} = 1.1\text{mA}$ 標準)です。

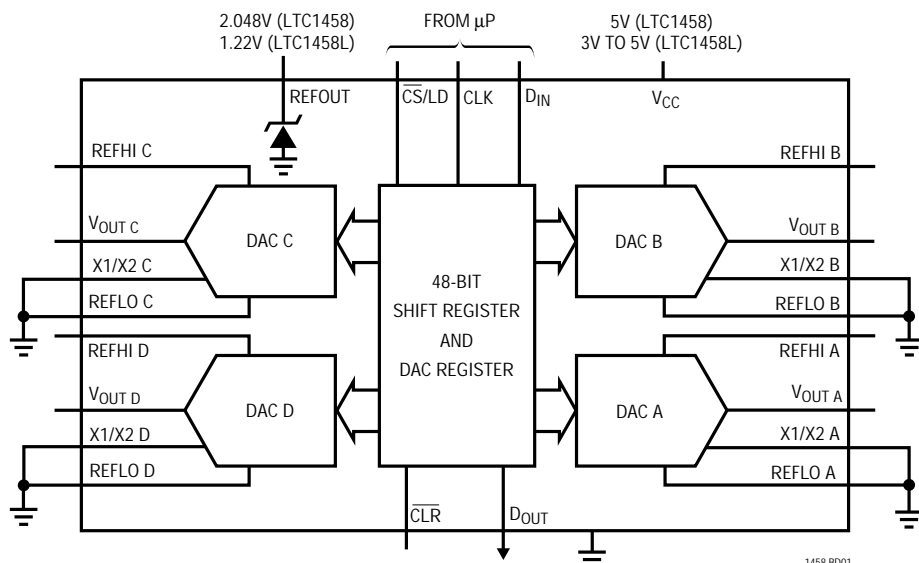
LTC1458Lは、1.22V内部リファレンスと $\times 2$ 利得構成の2.5Vフルスケール出力を備え、2.7V~5.5Vの単一電源で動作し、消費電力は2.4mWです。

卓越したDNL、低電源電流、および広範な組込み機能により、柔軟性、パワー、および単一電源動作が重要な多数のアプリケーションで使用することができます。

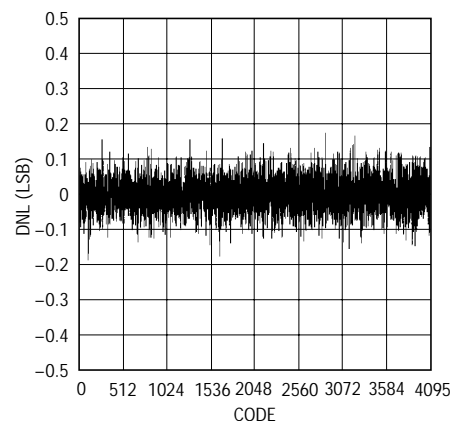
LTC、LTC、LTはリアテクノロジー社の登録商標です。  
RAIL-TO-RAILは日本モトローラ(株)の登録商標です。

## 標準的応用例

機能ブロック図 : クワッド12ビット・レール・トゥ・レールDAC



微分非直線性と入力コード



1458 GD9

# LTC1458/LTC1458L

## 絶対最大定格

GNDに対するV <sub>CC</sub> .....	- 0.5V ~ 7.5V
GNDに対するロジック入力 .....	- 0.5V ~ 7.5V
V <sub>OUT A</sub> , V <sub>OUT B</sub> , V <sub>OUT C</sub> , V <sub>OUT D</sub> , X1/X2 A, X1/X2 B, X1/X2 C, X1/X2 D .....	- 0.5V ~ V <sub>CC</sub> + 0.5V
REFHI A, REFHI B, REFHI C, REFHI D, REFLO A, REFLO B, REFLO C, REFLO D .....	- 0.5V ~ V <sub>CC</sub> + 0.5V
最大接合部温度 .....	125
動作温度範囲	
LTC1458C/LTC1458LC .....	0 ~ 70
LTC1458I/LTC1458LI .....	- 40 ~ 85
保存温度範囲 .....	- 65 ~ 150
リード温度(半田付け、10秒).....	300

## パッケージ/発注情報

TOP VIEW		ORDER PART NUMBER
X1/X2 C	1	LTC1458CG LTC1458CSW LTC1458LCG LTC1458LCSW
V <sub>OUT C</sub>	2	
CS/LD	3	
D <sub>IN</sub>	4	
REFHI C	5	
GND	6	
REFLO C	7	
REFLO D	8	
REFHI D	9	
D <sub>OUT</sub>	10	
CLK	11	
NC	12	
V <sub>OUT D</sub>	13	
X1/X2 D	14	
	15	V <sub>CC</sub>
	16	X1/X2 A
	17	V <sub>OUT A</sub>
	18	NC
	19	REFOUT
	20	REFHI A
	21	REFLO A
	22	REFLO B
	23	GND
	24	REFHI B
	25	CLR
	26	V <sub>OUT B</sub>
	27	X1/X2 B
	28	V <sub>CC</sub>

G PACKAGE      SW PACKAGE  
28-LEAD PLASTIC SSOP    28-LEAD PLASTIC SO WIDE

T<sub>JMAX</sub> = 125°C, θ<sub>JA</sub> = 100°C/W (G)  
T<sub>JMAX</sub> = 125°C, θ<sub>JA</sub> = 150°C/W (SW)

ミリタリ・グレードに関してはお問い合わせください。

## 電気的特性

注記がない限り、V<sub>CC</sub> = 4.5V ~ 5.5V(LTC1458)、2.7V ~ 5.5V(LTC1458L)、X1/X2 = REFLO = GND、REFHI = REFOUT、V<sub>OUT</sub>無負荷、T<sub>A</sub> = T<sub>MIN</sub> ~ T<sub>MAX</sub>

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS	
<b>DAC</b>							
	Resolution		●	12		Bits	
DNL	Differential Nonlinearity	Guaranteed Monotonic (Note 1)	●		±0.5	LSB	
INL	Integral Nonlinearity	T <sub>A</sub> = 25°C (Note 1)	●	±1.75 ±2.25	±4.0 ±4.5	LSB	
V <sub>OS</sub>	Offset Error	T <sub>A</sub> = 25°C	●	±3.0 ±6.0	±12 ±18	mV	
V <sub>OSTC</sub>	Offset Error Temperature Coefficient			±15		μV/°C	
V <sub>FS</sub>	Full-Scale Voltage	When Using Internal Reference, LTC1458, T <sub>A</sub> = 25°C	●	4.065	4.095	4.125	V
		LTC1458	●	4.045	4.095	4.145	V
		When Using Internal Reference, LTC1458L, T <sub>A</sub> = 25°C	●	2.470	2.500	2.530	V
		LTC1458L	●	2.460	2.500	2.540	V
V <sub>FSTC</sub>	Full-Scale Voltage Temperature Coefficient	When Using Internal Reference		±24		ppm/°C	
<b>Referen</b>							
	Reference Output Voltage	LTC1458	●	2.008	2.048	2.088	V
		LTC1458L	●	1.195	1.220	1.245	V
	Reference Output Temperature Coefficient			±20		ppm/°C	
	Reference Line Regulation		●	0.7	±2.0	LSB/V	
	Reference Load Regulation	0 ≤ I <sub>OUT</sub> ≤ 100μA, LTC1458	●	0.2	1.5	LSB	
		LTC1458L	●	0.6	3.0	LSB	
	Reference Input Range	V <sub>REFHI</sub> ≤ V <sub>CC</sub> - 1.5V		V <sub>CC</sub> /2		V	
	Reference Input Resistance		●	15	24	40	kΩ

## 電気的特性

注記がない限り、 $V_{CC} = 4.5V \sim 5.5V$  (LTC1458)、 $2.7V \sim 5.5V$  (LTC1458L)、 $X1/X2 = \text{REFLO} = \text{GND}$ 、 $\text{REFHI} = \text{REFOUT}$ 、 $V_{OUT}$  無負荷、 $T_A = T_{MIN} \sim T_{MAX}$

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
	Reference Input Capacitance			15		pF
	Short-Circuit Current	REFOUT Shorted to GND	●	45	120	mA

## Power Supply

$V_{CC}$	Positive Supply Voltage	For Specified Performance, LTC1458	●	4.5	5.5	V
		LTC1458L	●	2.7	5.5	V
$I_{CC}$	Supply Current	$4.5V \leq V_{CC} \leq 5.5V$ (Note 4), LTC1458	●	1100	2400	$\mu\text{A}$
		$2.7V \leq V_{CC} \leq 5.5V$ (Note 4), LTC1458L	●	800	2000	$\mu\text{A}$

## Op Amp DC Performance

	Short-Circuit Current Low	$V_{OUT}$ Shorted to GND	●	60	120	mA
	Short-Circuit Current High	$V_{OUT}$ Shorted to $V_{CC}$	●	70	120	mA
	Output Impedance to GND	Input Code = 0	●	40	120	$\Omega$

## AC Performance

	Voltage Output Slew Rate	(Note 2)	●	0.5	1.0	V/ $\mu\text{s}$
	Voltage Output Settling Time	(Notes 2, 3) to $\pm 0.5\text{LSB}$		14		$\mu\text{s}$
	Digital Feedthrough			0.3		nV $\cdot$ s
	AC Feedthrough	REFHI = 1kHz, $2V_{p-p}$ , (Code: All 0s)		-95		dB
SINAD	Signal-to-Noise + Distortion	REFHI = 1kHz, $2V_{p-p}$ , (Code: All 1s)		85		dB

$V_{CC} = 5V$  (LTC1458)、 $3V$  (LTC1458L)、 $T_A = T_{MIN} \sim T_{MAX}$

SYMBOL	PARAMETER	CONDITIONS	LTC1458			LTC1458L			UNITS
			MIN	TYP	MAX	MIN	TYP	MAX	
<b>Digital I/O</b>									
$V_{IH}$	Digital Input High Voltage		●	2.4		2.0			V
$V_{IL}$	Digital Input Low Voltage		●		0.8		0.6		V
$V_{OH}$	Digital Output High Voltage	$I_{OUT} = -1\text{mA}$	●	$V_{CC} - 1.0$		$V_{CC} - 0.7$			V
$V_{OL}$	Digital Output Low Voltage	$I_{OUT} = 1\text{mA}$	●		0.4		0.4		V
$I_{LEAK}$	Digital Input Leakage	$V_{IN} = \text{GND to } V_{CC}$	●		$\pm 10$		$\pm 10$		$\mu\text{A}$
$C_{IN}$	Digital Input Capacitance	Guaranteed by Design, Not Subject to Test	●		10		10		pF

## Switching

$t_1$	$D_{IN}$ Valid to CLK Setup		●	40		60			ns
$t_2$	$D_{IN}$ Valid to CLK Hold		●	0		0			ns
$t_3$	CLK High Time		●	40		60			ns
$t_4$	CLK Low Time		●	40		60			ns
$t_5$	$\overline{\text{CS}}/\text{LD}$ Pulse Width		●	50		80			ns
$t_6$	LSB CLK to $\overline{\text{CS}}/\text{LD}$		●	40		60			ns
$t_7$	$\overline{\text{CS}}/\text{LD}$ Low to CLK		●	20		30			ns
$t_8$	$D_{OUT}$ Output Delay	$C_{LOAD} = 15\text{pF}$	●		150		220		ns
$t_9$	CLK Low to $\overline{\text{CS}}/\text{LD}$ Low		●	20		30			ns

# LTC1458/LTC1458L

## 電気的特性

は全動作温度範囲の規格値を意味する。

Note 1: 非直線性は、最大限オフセット仕様より大きい最初のコードからコード4095(フルスケール)までの範囲で定義される。

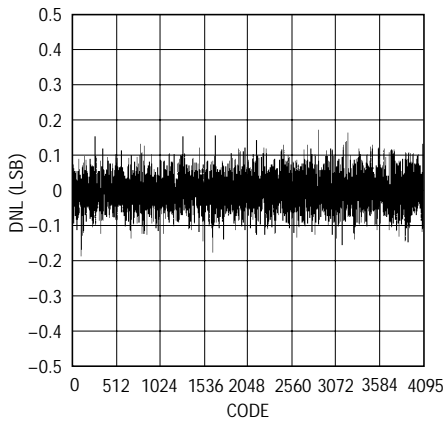
Note 2: 負荷は5kΩと100pFを並列に接続したものである。

Note 3: DACは、オール1とICのV<sub>OS</sub>に対応するコードの間で切り替わる。

Note 4: デジタル入力は0VまたはV<sub>CC</sub>。

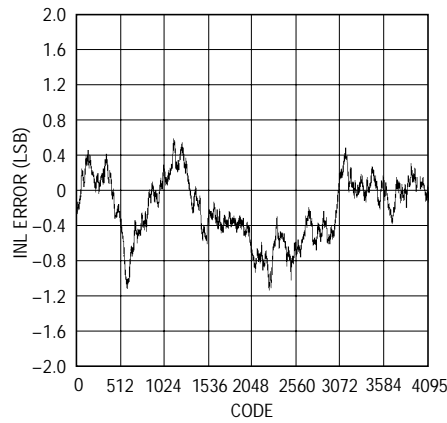
## 標準的性能特性

LTC1458  
微分非直線性(DNL)



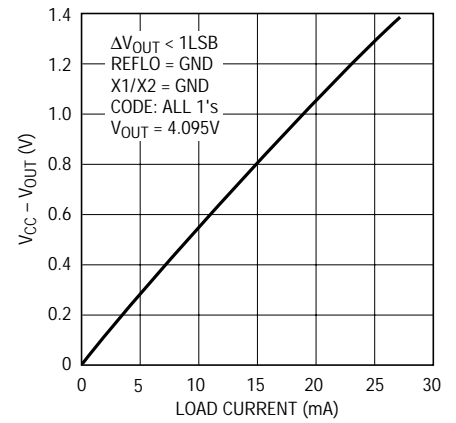
1458 G09

LTC1458  
積分非直線性(INL)



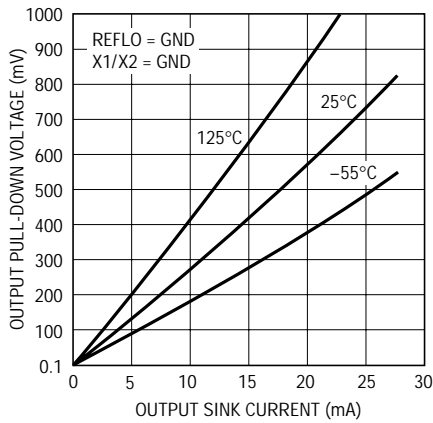
1458 G08

全出力振幅に対する最小電源  
ヘッドルームと負荷電流



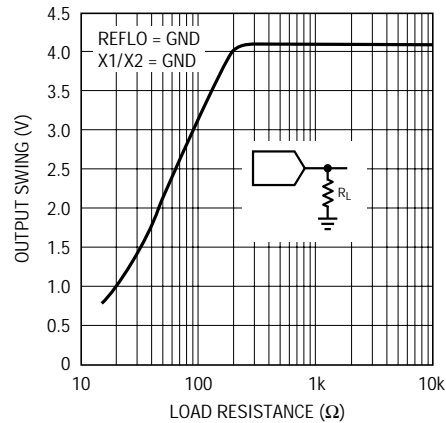
1458 G03

最小出力電圧と出力シンク電流



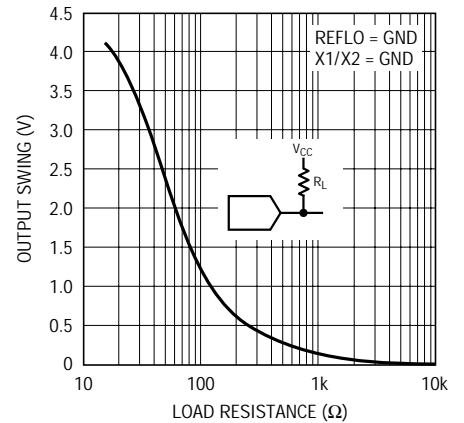
1458 G04

出力振幅と負荷抵抗



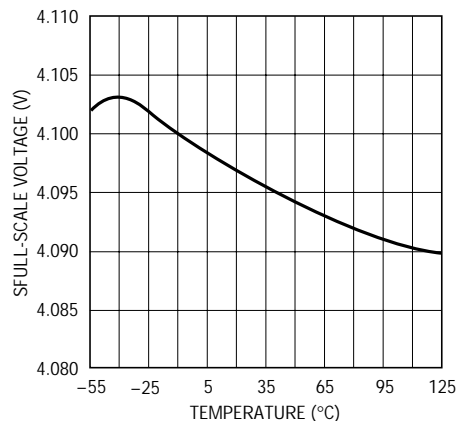
1458 G05A

出力振幅と負荷抵抗



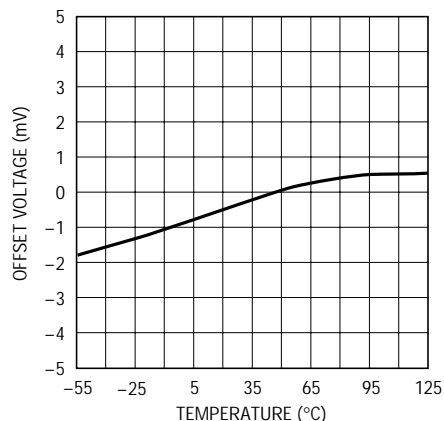
1458 G06A

## 標準的性能特性

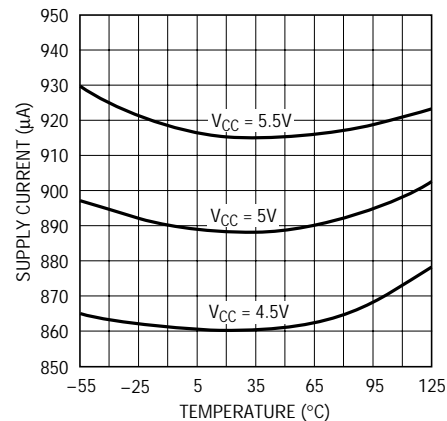
LTC1458 フルスケール  
電圧と温度

1458 G06

LTC1458 オフセット電圧と温度



1458 G07

LTC1458  
電源電流と温度

1458 G05

## ピン機能

X1/X2 C、X1/X2 D、X1/X2 A、X1/X2 B (ピン1、14、16、27) : DAC C/D/A/Bの利得を設定する入力ピン。接地すると利得は2になります。つまり、出力フルスケールは2・REFHIとなります。V<sub>OUT</sub>に接続すると利得は1になります。つまり、出力フルスケールはREFHIに等しくなります。

V<sub>OUTC</sub>、V<sub>OUTD</sub>、V<sub>OUTA</sub>、V<sub>OUTB</sub> (ピン2、13、17、26) : バッファされたDAC出力。

$\overline{\text{CS/LD}}$  (ピン3) : シリアル・インタフェース・イネーブルおよびロード・コントロール入力。

D<sub>IN</sub> (ピン4) : シリアル・データ入力。

REFHI C、REFHI D、REFHI A、REFHI B、(ピン5、9、20、24) : DAC C/D/A/B用DAC抵抗ラダーへの入力。

GND (ピン6、23) : グランド。

REFLO C、REFLO D、REFLO A、REFLO B、(ピン7、8、21、22) : DAC用DAC抵抗ラダーのボトム。これらはゼロスケールをグランドより高くオフセットするのに使用できません。REFLOはオフセットが不要なときは、グランドに接続しなければなりません。

D<sub>OUT</sub> (ピン10) : シリアル・クロックの立上りエッジで有効になるシフト・レジスタの出力。

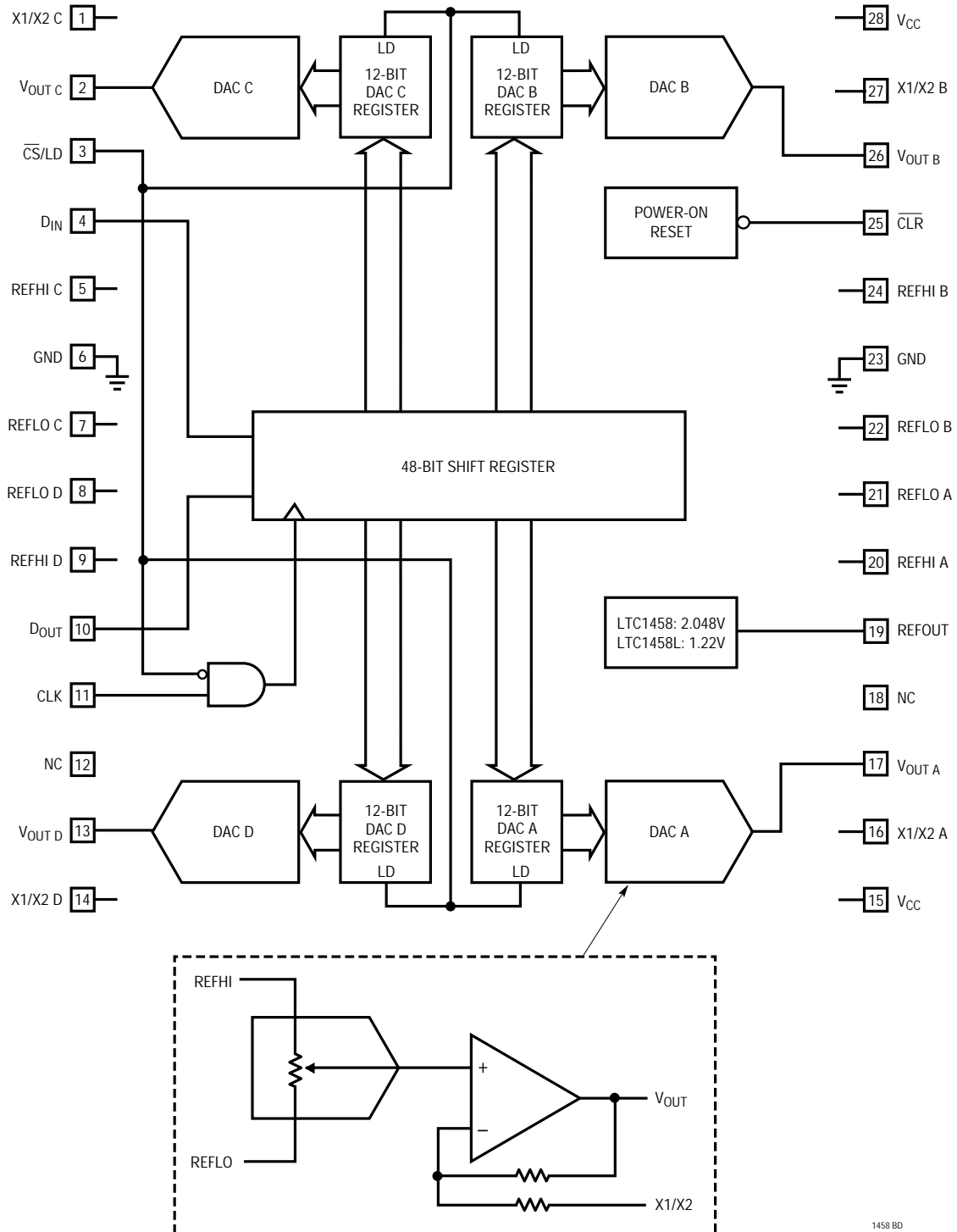
CLK (ピン11) : シリアル・インタフェース・クロック入力。

V<sub>CC</sub> (ピン15、28) : 正の電源入力。4.5V ≤ V<sub>CC</sub> ≤ 5.5V (LTC1458)、2.7V ≤ V<sub>CC</sub> ≤ 5.5V (LTC1458L)です。グランドへバイパス・コンデンサを接続する必要があります。

REFOUT (ピン19) : 内部リファレンスの出力。

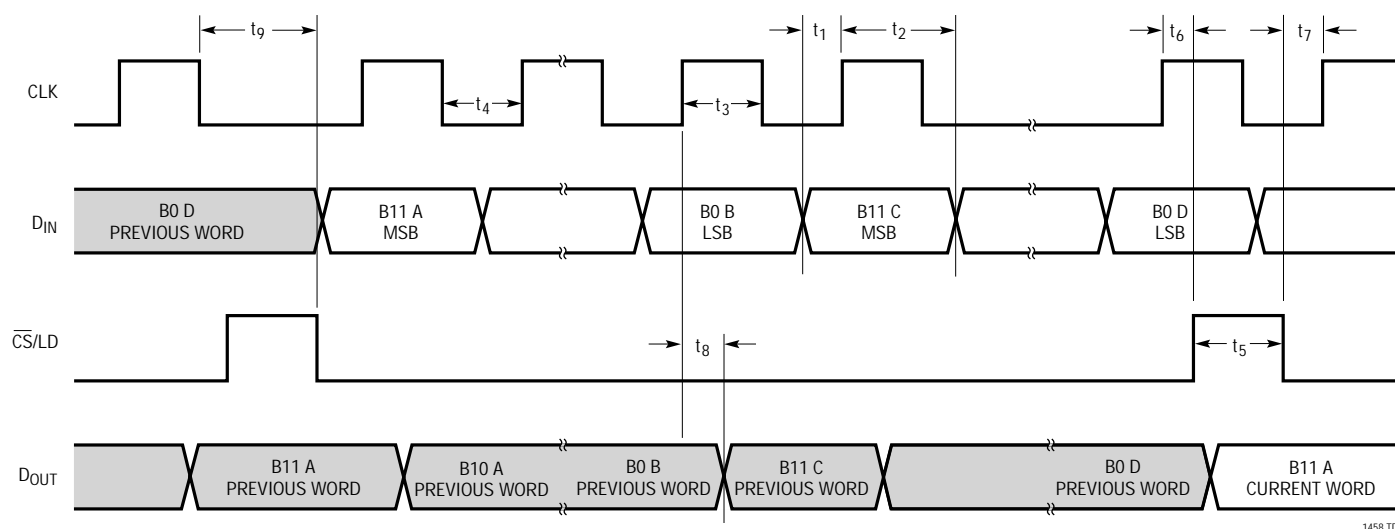
$\overline{\text{CLR}}$  (ピン25) : クリア・ピン。“L”にすると、すべてのDACがゼロスケールにクリアされます。

ブロック図



1458 BD

## タイミング図



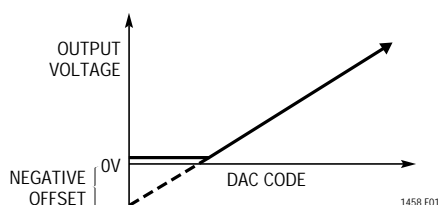
1458 TD

## 定義

**分解能 (n):** 分解能はデジタル入力ビット数(n)と定義されます。フルスケール・レンジを分割するDAC出力状態の数( $2^n$ )を定義します。分解能は直線性を意味するものではありません。

**フルスケール電圧 ( $V_{FS}$ ):** これはすべてのビットが1にセットされたときのDACの出力です。

**電圧オフセット誤差 ( $V_{OS}$ ):** DACにオール・ゼロをロードしたときの出力の理論電圧です。出力アンプは真の負オフセットを持つことができますが、デバイスは単一電源で動作するため、出力はゼロ以下に低下することはできません。オフセットが負の場合、出力はほぼ0Vを保持し、図1に示すような伝達曲線となります。



1458 F01

図1. 負オフセットの影響

デバイスのオフセットは、次のとおり最大オフセット仕様に対応するコードで測定されます。

$$V_{OS} = V_{OUT} - [(コード)(V_{FS}) / (2^n - 1)]$$

**最下位ビット (LSB):** 1LSBは2つの連続するコード間の理想電圧差です。

$$LSB = (V_{FS} - V_{OS}) / (2^n - 1) = (V_{FS} - V_{OS}) / 4095$$

標準LSB:

$$\text{LTC1458} \quad LSB = 4.095V / 4095 = 1mV$$

$$\text{LTC1458L} \quad LSB = 2.5V / 4095 = 0.610mV$$

**積分非直線性 (INL):** エンドポイントINLは、DAC伝達曲線の両端を通る直線からの最大偏差です。デバイスは単一電源で動作し出力はゼロ以下にできないため、直線性はフルスケールと最大オフセット仕様に対応するコードの間で測定されます。ある入力コードに対するINL誤差は、次式で計算されます。

$$INL = [V_{OUT} - V_{OS} - (V_{FS} - V_{OS}) \times (コード / 4095)] / LSB$$

$V_{OUT}$  = 与えられた入力コードで測定したDACの出力電圧

## 定義

微分非直線性(DNL): DNLは、任意の2つの隣接するコード間で測定した変化と理想的な1LSB変化との差です。2つのコード間のDNL誤差は、次式で計算されます。

$$DNL = (V_{OUT} - LSB) / LSB$$

$V_{OUT}$  = 2つの隣接するコード間で測定した電圧の差

デジタル・フィードスルー: デジタル入力の状態を変えたときに、その入力からのAC結合によって生じるアナログ出力に現れるグリッチです。グリッチの面積は(nV)(sec)で規定されます。

## 動作

### シリアル・インタフェース

$D_{IN}$ 入力のデータは、クロックの立上りエッジでシフトレジスタにロードされます。データは1つの48ビット・ワードとしてロードされ、最初にDAC A、次にDAC B、DAC C、そしてDAC Dに送られます。各DACには、MSBが最初にロードされます。 $\overline{CS/LD}$ が“H”になると、DACレジスタはシフトレジスタからデータをロードします。 $\overline{CS/LD}$ が“H”のとき、CLKは内部でディスエーブルされます。注: 余分な内部クロック・パルスを避けるために、 $\overline{CS/LD}$ が“L”になる前に、CLKが“L”にならなければなりません。

48ビット・シフトレジスタのバッファ出力は、グランドから $V_{CC}$ まで振幅する $D_{OUT}$ ピンに現れます。

あるチップの $D_{OUT}$ ピンを次のチップの $D_{IN}$ ピンを接続し、クロックと $\overline{CS/LD}$ 信号をすべてのチップに共通にすることにより、複数のLTC1458/LTC1458Lをまとめてディジー・チェーン接続することができます。シリアル・データがすべてのチップにクロック・インされると、 $\overline{CS/LD}$ 信号が“H”になり、すべてのチップが同時に更新されます。

### リファレンス

LTC1458Lは、フルスケールが2.5V(利得2の構成)の1.22V内部リファレンスを内蔵しています。LTC1458は内部2.048Vリファレンスを内蔵し、1LSBが1mV(利得2の構成)となっています。バッファ利得が2のとき、外部リファレンスは $V_{CC}/2$ 以下であり、かつ15kの最小DAC抵抗ラダーをドライブできなければなりません。外部リファレンスは常に $V_{CC} - 1.5V$ 以下でなければなりません。

### 電圧出力

LTC1458ファミリのレール・トゥ・レール・バッファ出力は、5V電源動作時には5mAをソースまたはシンクできると同時に、正電源電圧またはグランドの300mV以内に振幅することができます。無負荷時には出力はいずれかの電源レールの数mV以内に振幅し、負荷をレールにドライブする場合には等価出力抵抗は40Ωになります。出力は発振することなく1000pFをドライブ可能です。



## アプリケーション情報

2つのDACを使用して、デジタル的に3番目のフルスケールおよびオフセットをプログラム

図2に1個のLTC1458を使用して、デジタル的にプログラム可能なフルスケールとオフセットを備えた12ビットDACを構築する方法を示します。DAC AおよびDAC Bは、DAC Cのオフセットとフルスケールをコントロールするために使用されます。DAC Aは、 $\times 1$ 構成に接続され、REFLO Cをグランドより高く移動させることによって、DAC Cのオフセットをコントロールします。プログラムできるこのオフセットの最小値は10mVです。DAC Bは $\times 2$ 構成で接続され、REFHI Cをドライブすることによって、DAC Cのフルスケールをコントロールします。REFHI Cの電圧は $V_{CC}/2$ 以下でなければなりません。DAC Cは $\times 2$ モードでは完全なレール・トゥ・レール出力

振幅動作を行うため、この電圧は $V_{CC} = 5V$ の場合は、DAC Bのコード $\leq 2,500$ に対応します。

伝達特性は以下のとおりです：

$$V_{OUTC} = 2 \cdot [D_C \cdot (2 \cdot D_B - D_A) + D_A] \cdot REFOUT$$

ここで、REFOUT = リファレンス出力

$D_A = (\text{DAC デジタル・コード}) / 4096$   
これはオフセットを設定します。

$D_B = (\text{DAC B デジタル・コード}) / 4096$   
これはフルスケールを設定します。

$D_C = (\text{DAC C デジタル・コード}) / 4096$

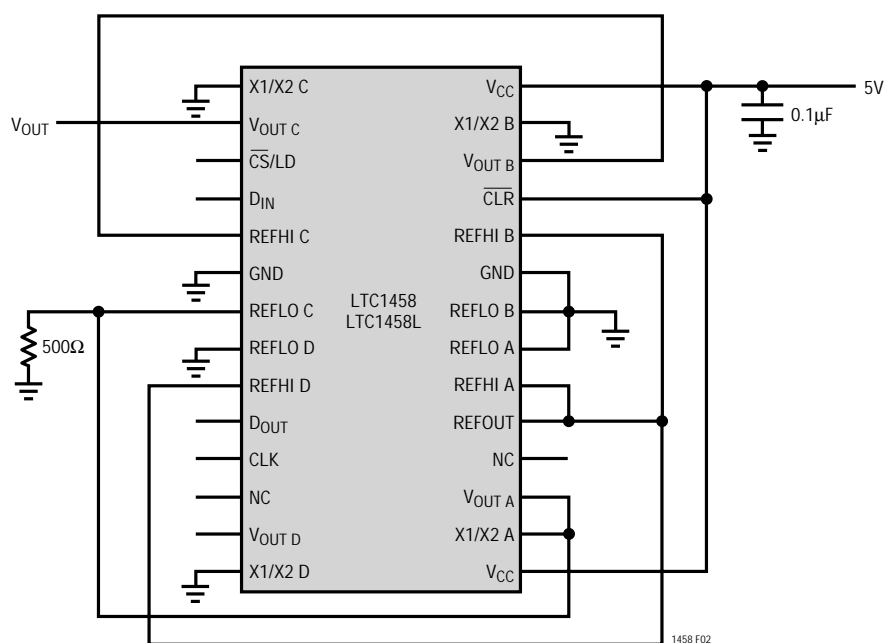
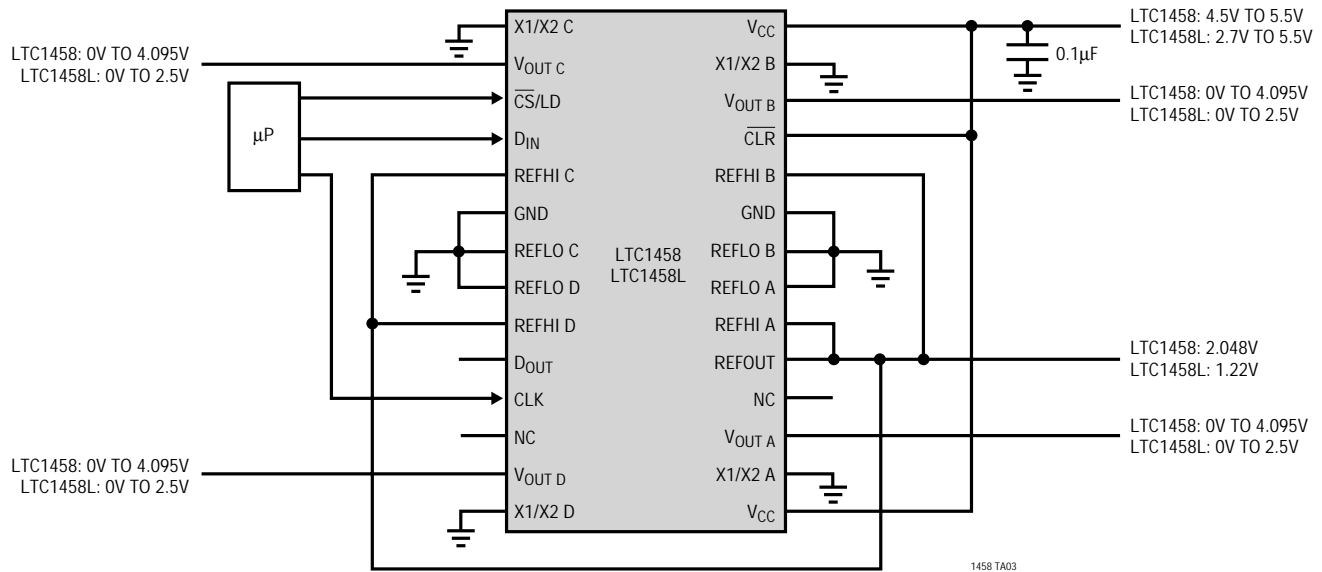


図2

# LTC1458/LTC1458L

## 標準的応用例



## 関連製品

PART NUMBER	DESCRIPTION	COMMENTS
LTC1257	Single 12-Bit $V_{OUT}$ DAC, Full Scale: 2.048V, $V_{CC}$ : 4.75V to 15.75V, Reference Can Be Overdriven up to 12V, i.e., $FS_{MAX} = 12V$	5V to 15V Single Supply, Complete $V_{OUT}$ DAC in SO-8 Package
LTC1446/LTC1446L	Dual 12-Bit Rail-to-Rail Output DACs in SO-8 Package	LTC1446: $V_{CC} = 4.5V$ to 5.5V, $V_{OUT} = 0V$ to 4.095V LTC1446L: $V_{CC} = 2.7V$ to 5.5V, $V_{OUT} = 0V$ to 2.5V
LTC1450/LTC1450L	Single 12-Bit Rail-to-Rail Output DACs with Parallel Interface	LTC1450: $V_{CC} = 4.5V$ to 5.5V, $V_{OUT} = 0V$ to 4.095V LTC1450L: $V_{CC} = 2.7V$ to 5.5V, $V_{OUT} = 0V$ to 2.5V
LTC1451	Single Rail-to-Rail 12-Bit DAC, Full Scale: 4.095V, $V_{CC}$ : 4.5V to 5.5V	Low Power, Complete $V_{OUT}$ DAC in SO-8 Package
LTC1452	Single Rail-to-Rail 12-Bit $V_{OUT}$ Multiplying DAC, $V_{CC}$ : 2.7V to 5.5V	Low Power, Multiplying $V_{OUT}$ DAC with Rail-to-Rail Buffer Amplifier in SO-8 Package
LTC1453	Single Rail-to-Rail 12-Bit $V_{OUT}$ DAC, Full Scale: 2.5V, $V_{CC}$ : 2.7V to 5.5V	3V, Low Power, Complete $V_{OUT}$ DAC in SO-8 Package
LTC1454/LTC1454L	Dual 12-Bit $V_{OUT}$ DACs in SO-16 Package with Added Functionality	LTC1454: $V_{CC} = 4.5V$ to 5.5V, $V_{OUT} = 0V$ to 4.095V LTC1454L: $V_{CC} = 2.7V$ to 5.5V, $V_{OUT} = 0V$ to 2.5V
LTC1456	Single Rail-to-Rail Output 12-Bit DAC with Clear Pin, Full Scale: 4.095V, $V_{CC}$ : 4.5V to 5.5V	Low Power, Complete $V_{OUT}$ DAC in SO-8 Package with Clear Pin