

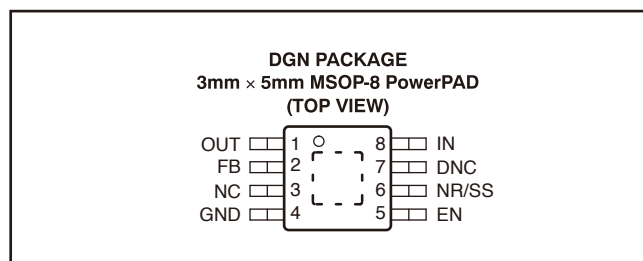
-36V、-200mA、超低ノイズ、負電圧リニア・レギュレータ

特 長

- 入力電圧範囲：-3V～-36V
- 出力ノイズ：
 - $14\mu\text{V}_{\text{RMS}}$ (20Hz～20kHz)
 - $15.1\mu\text{V}_{\text{RMS}}$ (10Hz～100kHz)
- 電源リップル除去比：
 - 72dB (120Hz)
 - $\geq 55\text{dB}$ 以上 (10Hz～700kHz)
- 可変出力電圧：-1.18V～-33V
- 最大出力電流：200mA
- ドロップアウト電圧：216mV (100mA時)
- 2.2 μF 以上のセラミック・コンデンサで安定
- CMOSロジック・レベル互換のイネーブル・ピン
- 内部設定された電流制限および過熱保護を内蔵
- 熱特性の優れたMSOP-8 PowerPAD™パッケージで供給
- 動作温度範囲：-40°C～+125°C

アプリケーション

- オペアンプ、DAC、ADCなどの高精度アナログ回路用電源レール
- オーディオ
- DC/DCコンバータ出力のレギュレーションおよびリップル・フィルタリング
- 試験機器、計測機器
- RX、TX、およびPA回路
- 産業用計測機器
- ベース・ステーションおよび通信インフラ
- -12Vおよび-24Vの産業用バス



概 要

TPS7A30xxシリーズのデバイスは、200mAの最大負荷電流を供給できる、高電圧 (-36V)、超低ノイズ ($15.1\mu\text{V}_{\text{RMS}}$ 、72dB PSRR) の負電圧リニア・レギュレータです。

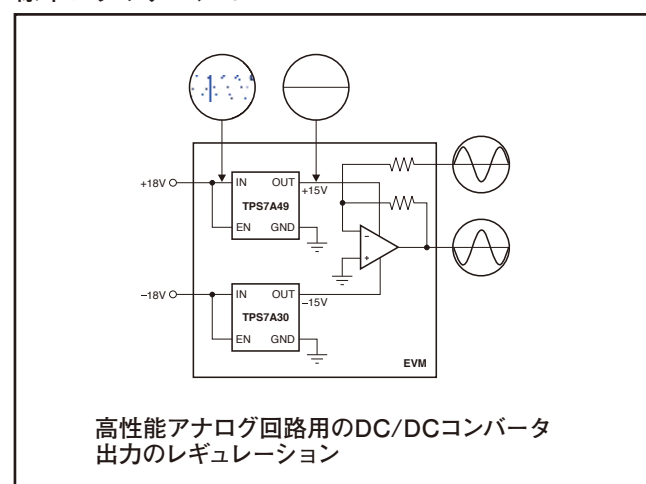
これらのリニア・レギュレータは、CMOSロジック・レベル互換のイネーブル・ピンを搭載し、また、カスタマイズされた電力管理方式に対応できるコンデンサ・プログラマブルなソフト・スタート機能を備えています。さらに、内蔵の電流制限および過熱保護機能により、障害状態中にデバイスおよびシステムを損傷から保護します。

TPS7A30xxファミリーは、バイポーラ・テクノロジーを使用して設計されており、システム性能を最大限に高めるためにクリーンな電圧レールを必要とする高精度計測アプリケーションに最適です。この設計により、TPS7A30xxは、パワー・オペアンプ、A/Dコンバータ(ADC)、D/Aコンバータ(DAC)、および他の高精度アナログ回路に対して優れた選択肢となります。

さらに、TPS7A30xxファミリーのリニア・レギュレータは、DC/DCコンバータ出力のレギュレーションにも適しています。DC/DCスイッチング変換に固有の出力電圧リップルをフィルタリングして除去することにより、敏感な計測、試験・測定、オーディオ、およびRFアプリケーションで最高のシステム性能が得られます。

正負両方の高性能レールを必要とするアプリケーションでは、TIの高電圧、超低ノイズ正電圧リニア・レギュレータであるTPS7A49xxファミリーとともに使用できます。

標準アプリケーション





静電気放電対策

これらのデバイスは、限定的なESD(静電破壊)保護機能を内蔵しています。保存時または取り扱い時に、MOSゲートに対する静電破壊を防止するために、リード線どうしを短絡しておくか、デバイスを導電性のフォームに入れる必要があります。

製品情報⁽¹⁾

製品名	V _{OUT}
TPS7A30xx yyy z	XX は公称出力電圧です(01 = 可変)。 ⁽²⁾ YYY はパッケージ・コードです。 Z はパッケージ数量です。

(1) 最新のパッケージおよびご発注情報については、最新の英文データシートの巻末にある「Package Option Addendum」を参照するか、www.ti.comでデバイスの製品フォルダをご覧ください。

(2) -1.2V固定動作の場合は、FBをOUTに接続してください。

絶対最大定格⁽¹⁾

動作温度範囲内(特に記述のない限り)

		VALUE		単位
		MIN	MAX	
Voltage	IN pin to GND pin	-36	+0.3	V
	OUT pin to GND pin	-33	+0.3	V
	OUT pin to IN pin	-0.3	+36	V
	FB pin to GND pin	-2	+0.3	V
	FB pin to IN pin	-0.3	+36	V
	EN pin to IN pin	-0.3	+36	V
	EN pin to GND pin	-36	+36	V
	NR/SS pin to IN pin	-0.3	+36	V
	NR/SS pin to GND pin	-2	+0.3	V
Current	Peak output	Internally limited		
Temperature	Operating virtual junction, T _J	-40	+125	°C
	Storage, T _{stg}	-65	+150	°C
Electrostatic discharge rating	Human body model (HBM)		1500	V
	Charged device model (CDM)		500	V

(1) 絶対最大定格以上のストレスは、製品に恒久的・致命的なダメージを与えることがあります。これはストレスの定格のみについて示してあり、このデータシートに示された値を越える状態での本製品の機能動作を意味するものではありません。絶対最大定格の状態に長時間置くと、本製品の信頼性に影響を与えることがあります。

熱特性について

THERMAL METRIC ⁽¹⁾		TPS7A30xx	単位
		DGN	
		8 PINS	
θ _{JA}	Junction-to-ambient thermal resistance	55.09	°C/W
θ _{JC(top)}	Junction-to-case(top) thermal resistance	8.47	
θ _{JB}	Junction-to-board thermal resistance	—	
ψ _{JT}	Junction-to-top characterization parameter	0.36	
ψ _{JB}	Junction-to-board characterization parameter	14.6	
θ _{JC(bottom)}	Junction-to-case(bottom) thermal resistance	—	

(1) 従来の熱特性パラメータと新しい熱特性パラメータの詳細については、アプリケーション・レポート「IC Package Thermal Metrics」(SPRA953)を参照してください。

許容損失

BOARD	PACKAGE	R _{θJA}	R _{θJC}	DERATING FACTOR ABOVE T _A = +25°C	T _A ≤ +25°C POWER RATING	T _A = +70°C POWER RATING	T _A = +85°C POWER RATING
High-K ⁽¹⁾	DGN	55.09°C/W	8.47°C/W	16.6mW/°C	1.83W	1.08W	0.833W

(1) このデータを得るために使用したJEDEC High-K(2s2p)基板設計は、3インチ×3インチの多層基板で、内部に2オンスの電源およびグラウンド・プレーンを持ち、基板の上面および底面に2オンスの銅パターンを形成しています。

電氣的特性⁽¹⁾

$T_J = -40^{\circ}\text{C} \sim +125^{\circ}\text{C}$ 、 $|V_{IN}| = |V_{OUT(NOM)}| + 1.0\text{V}$ または $|V_{IN}| = 3.0\text{V}$ (いずれか大きい方)、 $V_{EN} = V_{IN}$ 、 $I_{OUT} = 1\text{mA}$ 、 $C_{IN} = 2.2\mu\text{F}$ 、 $C_{OUT} = 2.2\mu\text{F}$ 、 $C_{NR/SS} = 0\text{nF}$ 、FBピンをOUTに接続(特に記述のない限り)

パラメータ		テスト条件	TPS7A30xx			単位
			MIN	TYP	MAX	
V_{IN}	Input voltage range		-35.0		-3.0	V
V_{REF}	Internal reference	$T_J = +25^{\circ}\text{C}$, $V_{NR/SS} = V_{REF}$	-1.202	-1.184	-1.166	V
V_{OUT}	Output voltage range ⁽²⁾	$ V_{IN} \geq V_{OUT(NOM)} + 1.0\text{V}$	-33.0		V_{REF}	V
	Nominal accuracy	$T_J = +25^{\circ}\text{C}$, $ V_{IN} = V_{OUT(NOM)} + 0.5\text{V}$	-1.5		+1.5	% V_{OUT}
	Overall accuracy	$ V_{OUT(NOM)} + 1.0\text{V} \leq V_{IN} \leq 35\text{V}$ $1\text{mA} \leq I_{OUT} \leq 200\text{mA}$	-2.5		+2.5	% V_{OUT}
$\left \frac{\Delta V_{OUT}(\Delta V_{IN})}{V_{OUT(NOM)}} \right $	Line regulation	$T_J = +25^{\circ}\text{C}$, $ V_{OUT(NOM)} + 1.0\text{V} \leq V_{IN} \leq 35\text{V}$		0.14		% V_{OUT}
$\left \frac{\Delta V_{OUT}(\Delta I_{OUT})}{V_{OUT(NOM)}} \right $	Load regulation	$T_J = +25^{\circ}\text{C}$, $1\text{mA} \leq I_{OUT} \leq 200\text{mA}$		0.04		% V_{OUT}
$ V_{DO} $	Dropout voltage	$V_{IN} = 95\% V_{OUT(NOM)}$, $I_{OUT} = 100\text{mA}$		216		mV
		$V_{IN} = 95\% V_{OUT(NOM)}$, $I_{OUT} = 200\text{mA}$		325	600	mV
I_{LIM}	Current limit	$V_{OUT} = 90\% V_{OUT(NOM)}$	220	330	500	mA
I_{GND}	Ground current	$I_{OUT} = 0\text{mA}$		55	100	μA
		$I_{OUT} = 100\text{mA}$		950		μA
$ I_{SHDN} $	Shutdown supply current	$V_{EN} = +0.4\text{V}$		1.0	3.0	μA
		$V_{EN} = -0.4\text{V}$		1.0	3.0	μA
I_{FB}	Feedback current ⁽³⁾			14	100	nA
$ I_{EN} $	Enable current	$V_{EN} = V_{IN} = V_{OUT(NOM)} + 1.0\text{V}$		0.48	1.0	μA
		$V_{IN} = V_{EN} = -35\text{V}$		0.51	1.0	μA
		$V_{IN} = -35\text{V}$, $V_{EN} = +15\text{V}$		0.50	1.0	μA
V_{+EN_HI}	Positive enable high-level voltage	$T_J = -40^{\circ}\text{C}$ to $+125^{\circ}\text{C}$	+2.0		+15	V
		$T_J = -40^{\circ}\text{C}$ to $+85^{\circ}\text{C}$	+1.8		+15	
V_{+EN_LO}	Positive enable low-level voltage		0		+0.4	V
V_{-EN_HI}	Negative enable high-level voltage		V_{IN}		-2.0	V
V_{-EN_LO}	Negative enable low-level voltage		-0.4		0	V
V_{NOISE}	Output noise voltage	$V_{IN} = -3\text{V}$, $V_{OUT(NOM)} = V_{REF}$, $C_{OUT} = 10\mu\text{F}$, $C_{NR/SS} = 10\text{nF}$, $\text{BW} = 10\text{Hz}$ to 100kHz		15.1		μV_{RMS}
		$V_{IN} = -6.2\text{V}$, $V_{OUT(NOM)} = -5\text{V}$, $C_{OUT} = 10\mu\text{F}$, $C_{NR/SS} = C_{BYP}^{(4)} = 10\text{nF}$, $\text{BW} = 10\text{Hz}$ to 100kHz		17.5		μV_{RMS}
PSRR	Power-supply rejection ratio	$V_{IN} = -6.2\text{V}$, $V_{OUT(NOM)} = -5\text{V}$, $C_{OUT} = 10\mu\text{F}$, $C_{NR/SS} = C_{BYP}^{(4)} = 10\text{nF}$, $f = 120\text{Hz}$		72		dB
T_{SD}	Thermal shutdown temperature	Shutdown, temperature increasing		+170		$^{\circ}\text{C}$
		Reset, temperature decreasing		+150		$^{\circ}\text{C}$
T_J	Operating junction temperature range		-40		+125	$^{\circ}\text{C}$

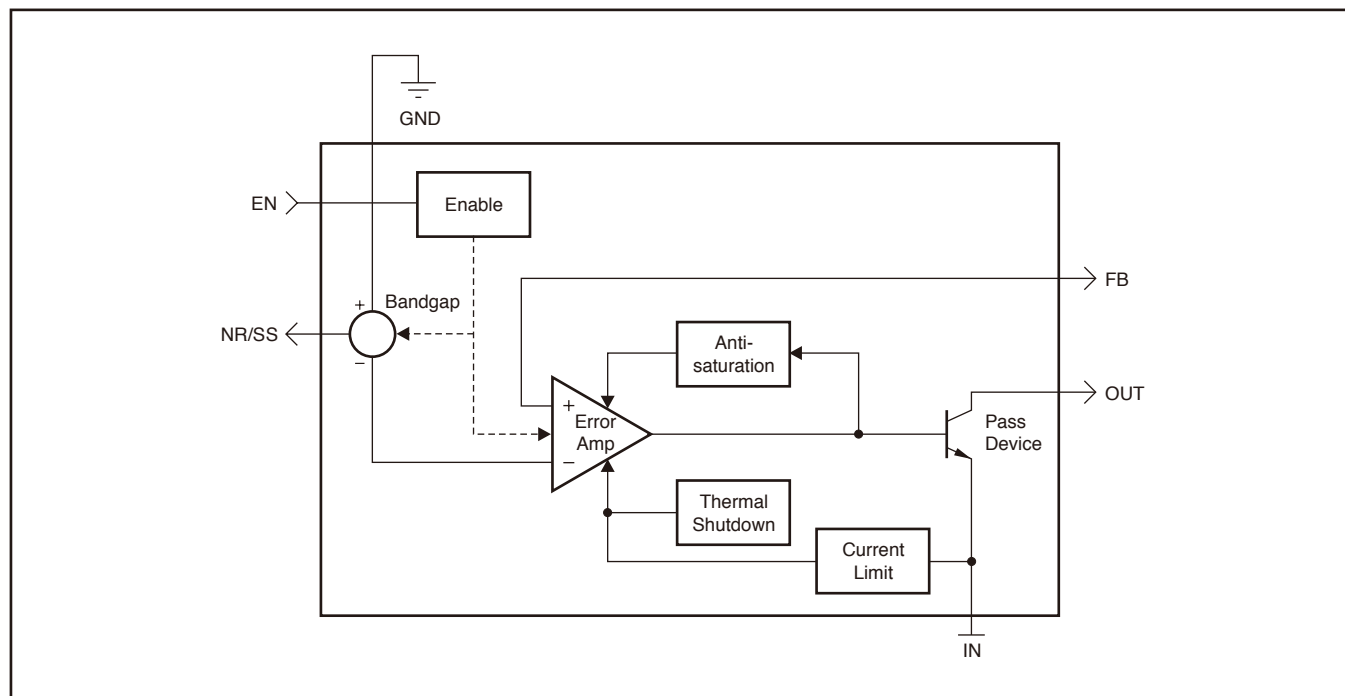
(1) 動作状態では、 $V_{IN} \leq 0\text{V}$ 、 $V_{OUT(NOM)} \leq V_{REF} \leq 0\text{V}$ 。レギュレーション時、 $V_{IN} \leq V_{OUT(NOM)} - |V_{DO}|$ 。 $I_{OUT} > 0$ はOUTからINへ流れます。

(2) 無負荷状態での安定性を確保するため、帰還抵抗回路に5 μA 以上の電流を流す必要があります。

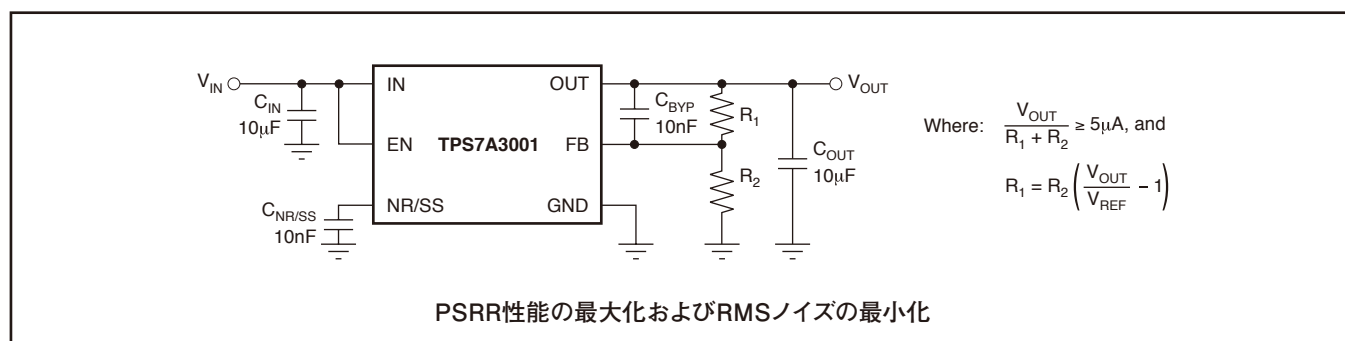
(3) $I_{FB} > 0$ はデバイスへと流れます。

(4) C_{BYP} は、FBピンとOUTピンの間に接続されるバイパス・コンデンサを示しています。

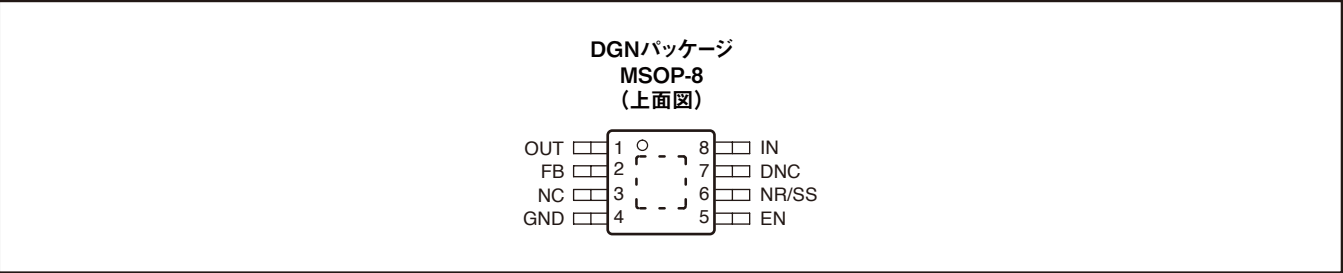
ブロック図



標準アプリケーション回路



ピン構成



ピン説明

TPS7A30xx		説明
名前	番号	
OUT	1	レギュレータ出力。安定性確保のため、このピンとグラウンドの間に2.2μF以上のコンデンサを接続する必要があります。
FB	2	このピンは、制御ループ誤差増幅器への入力です。デバイスの出力電圧を設定するために使用されます。
NC	3	内部接続なし。このピンは、オープンにするか、またはGNDに接続する必要があります。
GND	4	グラウンド
EN	5	このピンは、レギュレータをオンまたはオフにします。 $V_{EN} \geq V_{+EN_HI}$ または $V_{EN} \leq V_{-EN_HI}$ の場合、レギュレータはイネーブルです。 $V_{+EN_LO} \geq V_{EN} \geq V_{-EN_LO}$ の場合、レギュレータはディスエーブルです。未使用時は、ENピンをINに接続できます。 $ V_{EN} \leq V_{IN} $ です。
NR/SS	6	ノイズ低減用ピン。このピンに外部コンデンサを接続すると、内部のバンドギャップによって発生したノイズをバイパスできます。このコンデンサは、RMSノイズを非常に低いレベルまで低減し、ソフト・スタート機能も制御します。
DNC	7	接続しません。このピンは、GNDやINを含め、どの電気回路にも接続しないでください。
IN	8	入力電源
PowerPAD		オープンにするか、またはGNDに接続する必要があります。熱特性を強化するため、プリント基板 (PCB) に半田付けしてください。

代表的特性

$T_J = -40^{\circ}\text{C} \sim +125^{\circ}\text{C}$ 、 $|V_{IN}| = |V_{OUT(NOM)}| + 1.0\text{V}$ または $|V_{IN}| = 3.0\text{V}$ (いずれか大きい方)、 $V_{EN} = V_{IN}$ 、 $I_{OUT} = 1\text{mA}$ 、 $C_{IN} = 2.2\mu\text{F}$ 、 $C_{OUT} = 2.2\mu\text{F}$ 、 $C_{NR/SS} = 0\text{nF}$ 、FBピンをOUTに接続 (特に記述のない限り)

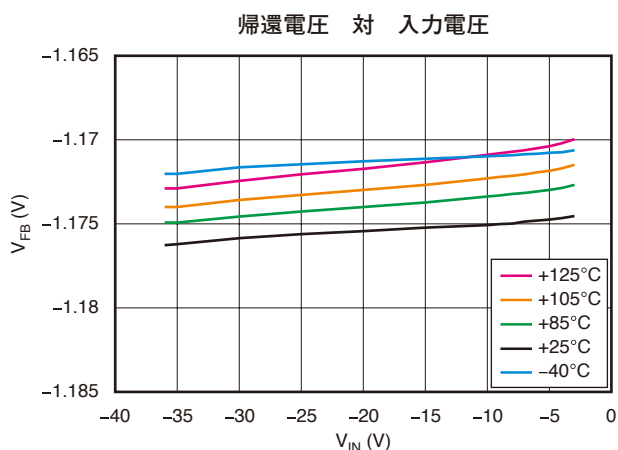


図 1

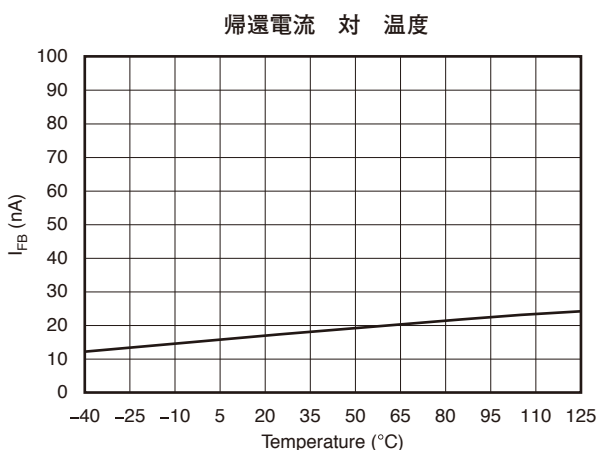


図 2

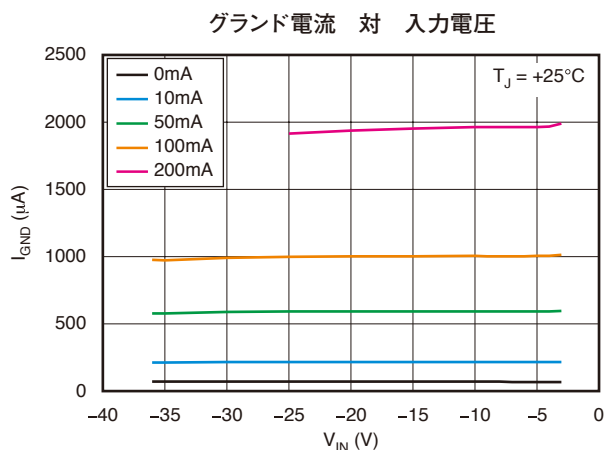


図 3

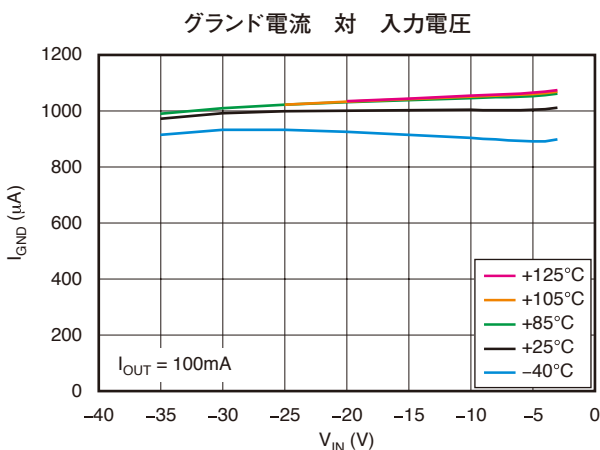


図 4

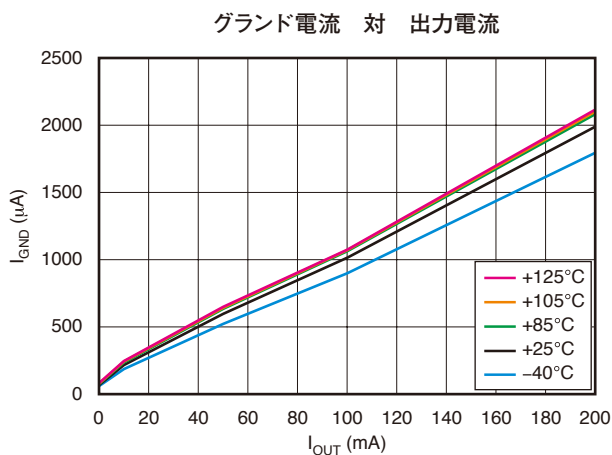


図 5

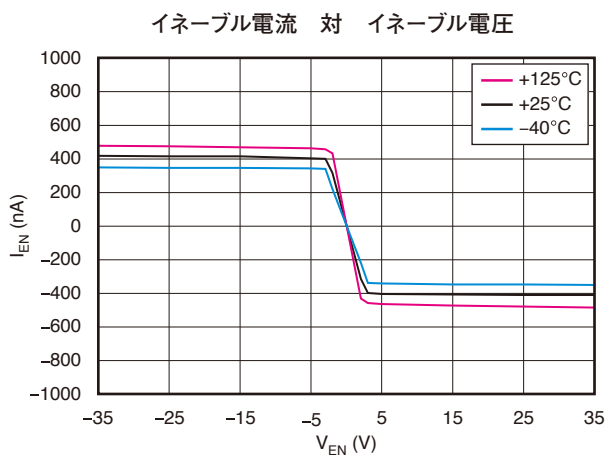


図 6

代表的特性

$T_J = -40^{\circ}\text{C} \sim +125^{\circ}\text{C}$ 、 $|V_{IN}| = |V_{OUT(NOM)}| + 1.0\text{V}$ または $|V_{IN}| = 3.0\text{V}$ (いずれか大きい方)、 $V_{EN} = V_{IN}$ 、 $I_{OUT} = 1\text{mA}$ 、 $C_{IN} = 2.2\mu\text{F}$ 、 $C_{OUT} = 2.2\mu\text{F}$ 、 $C_{NR/SS} = 0\text{nF}$ 、FBピンをOUTに接続 (特に記述のない限り)

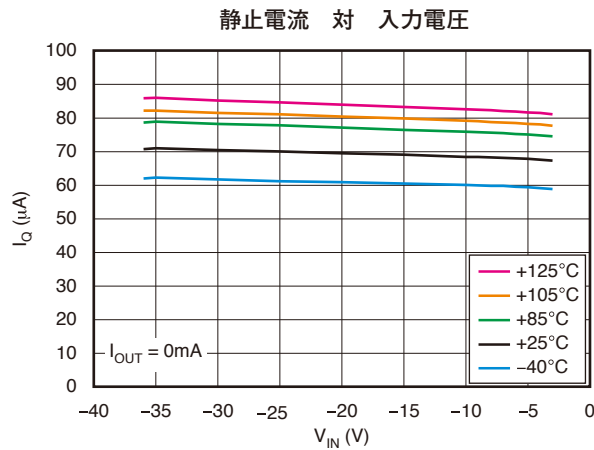


図 7

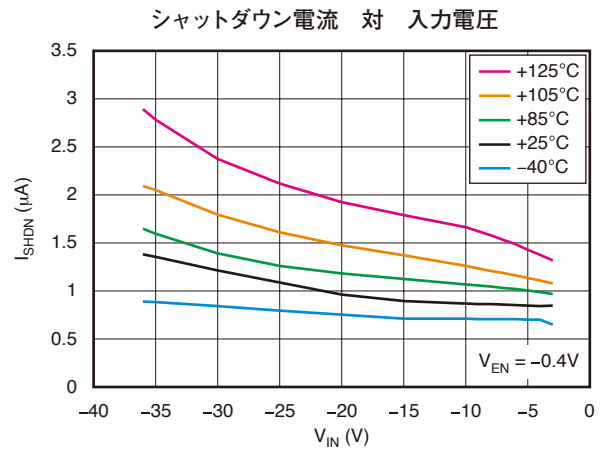


図 8

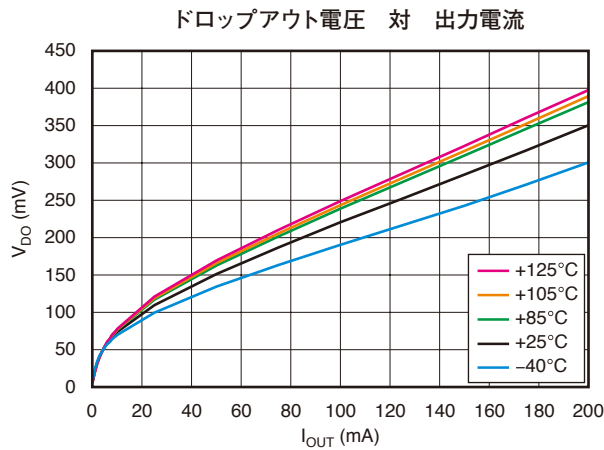


図 9

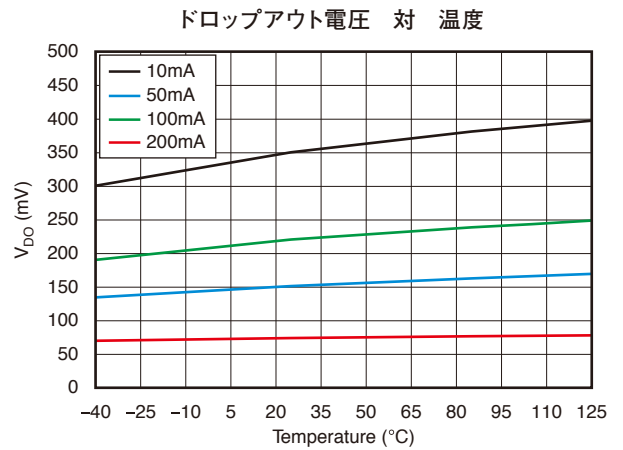


図 10

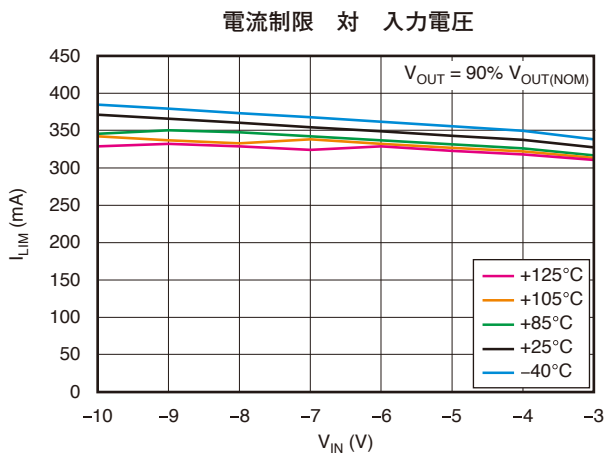


図 11

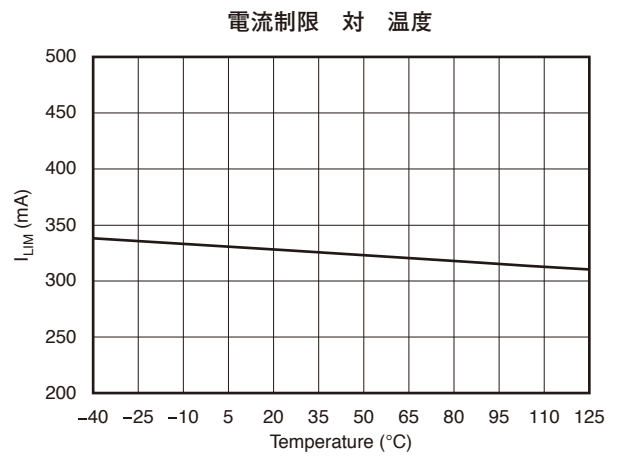


図 12

代表的特性

$T_J = -40^{\circ}\text{C} \sim +125^{\circ}\text{C}$ 、 $|V_{IN}| = |V_{OUT(NOM)}| + 1.0\text{V}$ または $|V_{IN}| = 3.0\text{V}$ (いずれか大きい方)、 $V_{EN} = V_{IN}$ 、 $I_{OUT} = 1\text{mA}$ 、 $C_{IN} = 2.2\mu\text{F}$ 、 $C_{OUT} = 2.2\mu\text{F}$ 、 $C_{NR/SS} = 0\text{nF}$ 、FBピンをOUTに接続 (特に記述のない限り)

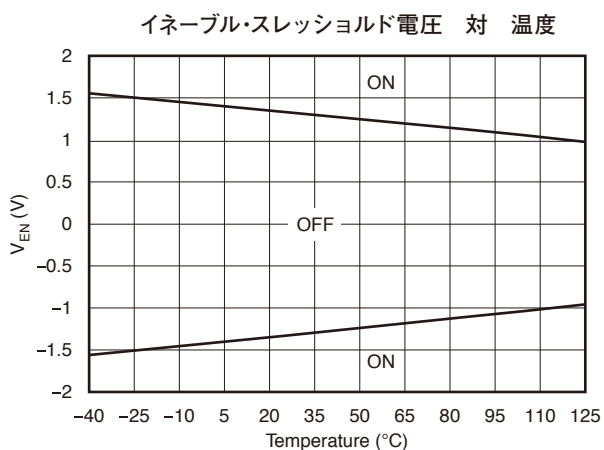


図 13

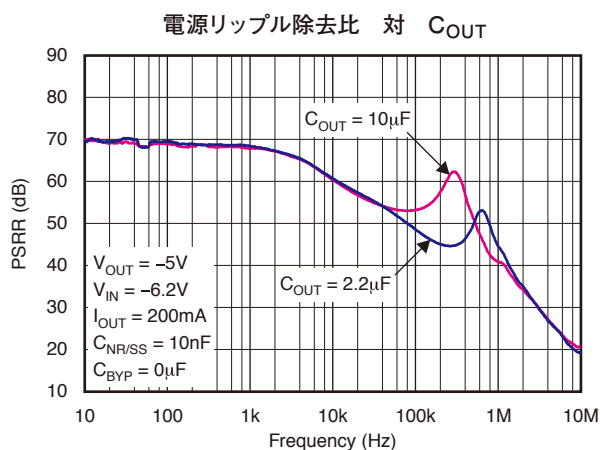


図 14

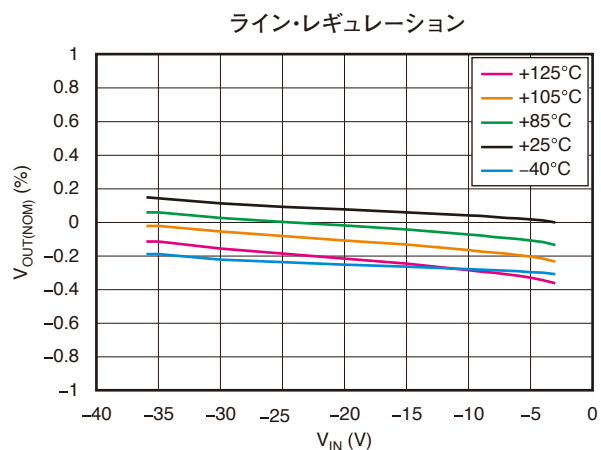


図 15

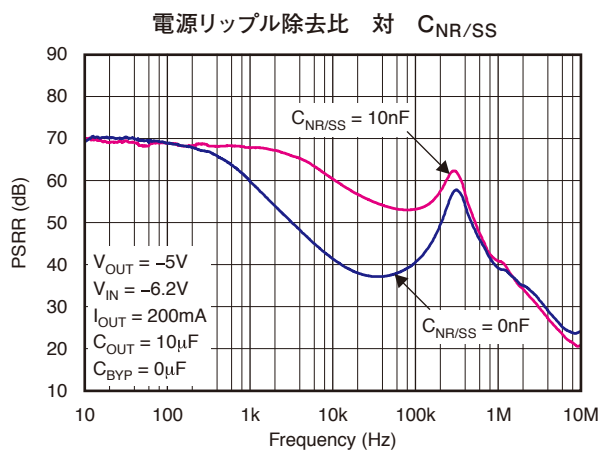


図 16

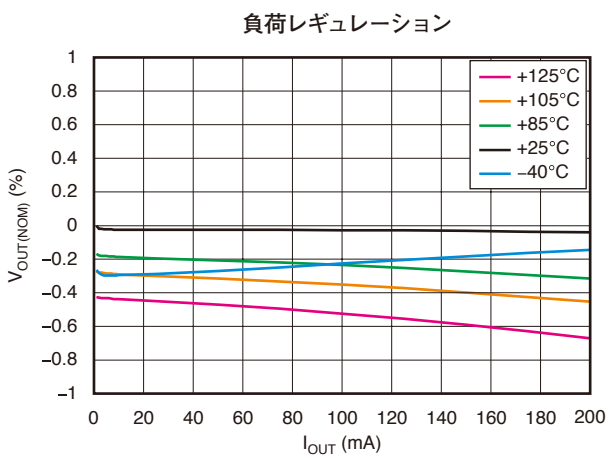


図 17

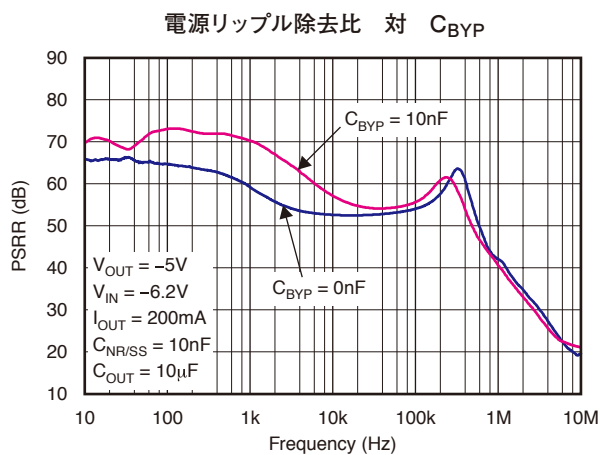


図 18

代表的特性

$T_J = -40^{\circ}\text{C} \sim +125^{\circ}\text{C}$ 、 $|V_{IN}| = |V_{OUT(NOM)}| + 1.0\text{V}$ または $|V_{IN}| = 3.0\text{V}$ (いずれか大きい方)、 $V_{EN} = V_{IN}$ 、 $I_{OUT} = 1\text{mA}$ 、 $C_{IN} = 2.2\mu\text{F}$ 、 $C_{OUT} = 2.2\mu\text{F}$ 、 $C_{NR/SS} = 0\text{nF}$ 、FBピンをOUTに接続 (特に記述のない限り)

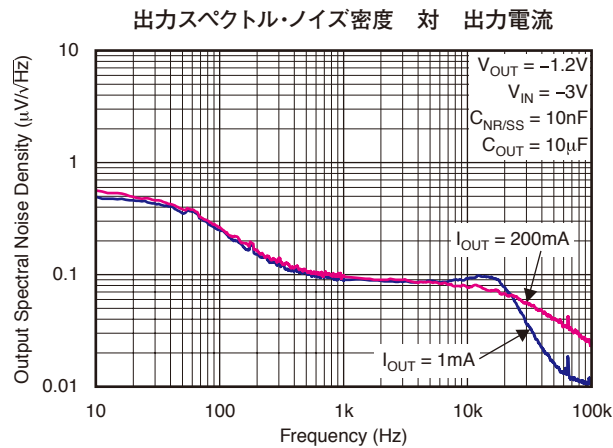


図 19

I_{OUT}	RMS NOISE	
	10Hz to 100kHz	100Hz to 100kHz
1mA	15.13	14.73
200mA	17.13	16.71

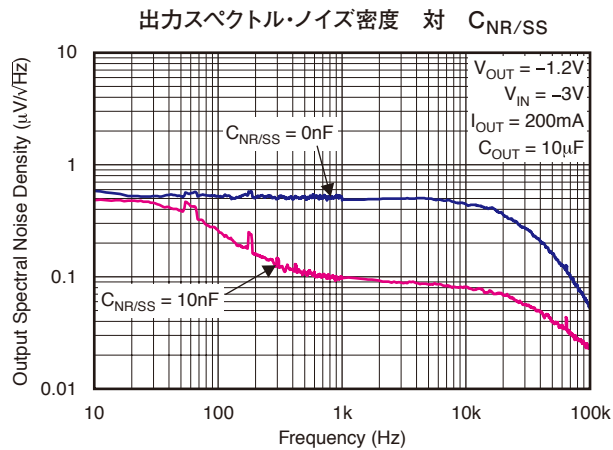


図 20

$C_{NR/SS}$	RMS NOISE	
	10Hz to 100kHz	100Hz to 100kHz
0nF	80.00	79.83
10nF	17.29	16.81

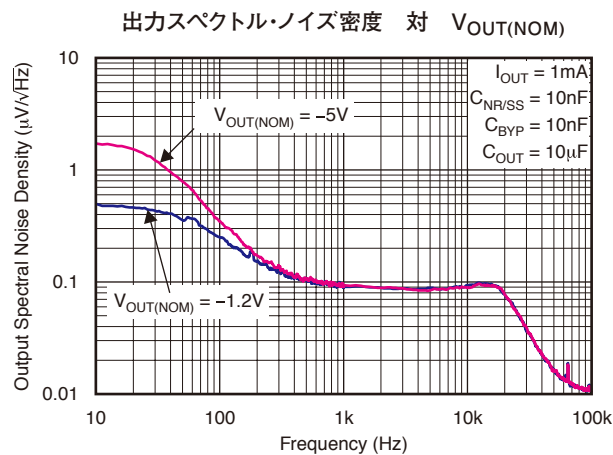


図 21

$V_{OUT(NOM)}$	RMS NOISE	
	10Hz to 100kHz	100Hz to 100kHz
-5V	17.50	15.04
-1.2V	15.13	14.73

代表的特性

$T_J = -40^{\circ}\text{C} \sim +125^{\circ}\text{C}$ 、 $|V_{IN}| = |V_{OUT(NOM)}| + 1.0\text{V}$ または $|V_{IN}| = 3.0\text{V}$ (いずれか大きい方)、 $V_{EN} = V_{IN}$ 、 $I_{OUT} = 1\text{mA}$ 、 $C_{IN} = 2.2\mu\text{F}$ 、 $C_{OUT} = 2.2\mu\text{F}$ 、 $C_{NR/SS} = 0\text{nF}$ 、FBピンをOUTに接続 (特に記述のない限り)

コンデンサ・プログラマブル・ソフト・スタート

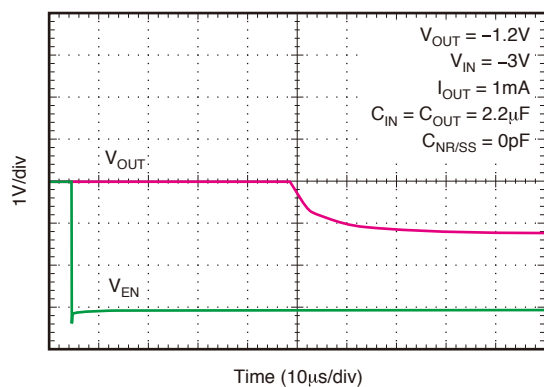


図 22

コンデンサ・プログラマブル・ソフト・スタート

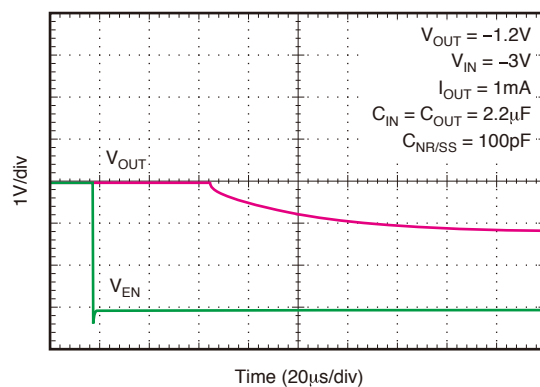


図 23

コンデンサ・プログラマブル・ソフト・スタート

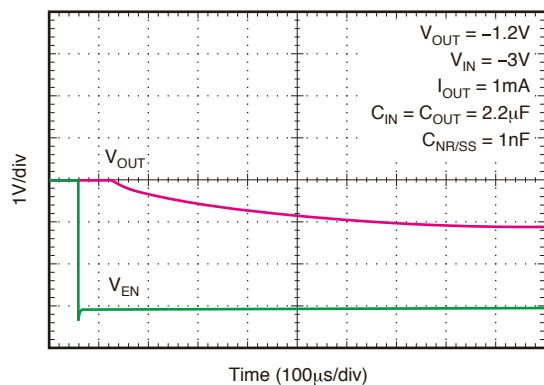


図 24

コンデンサ・プログラマブル・ソフト・スタート

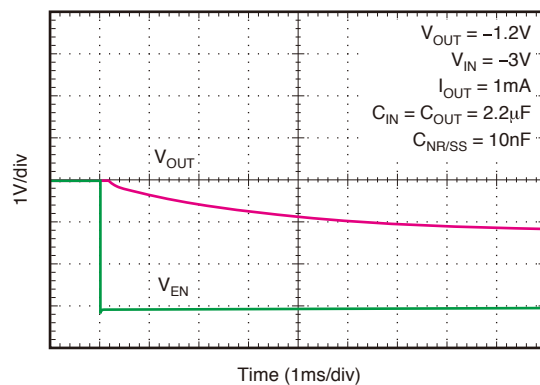


図 25

ライン過渡応答

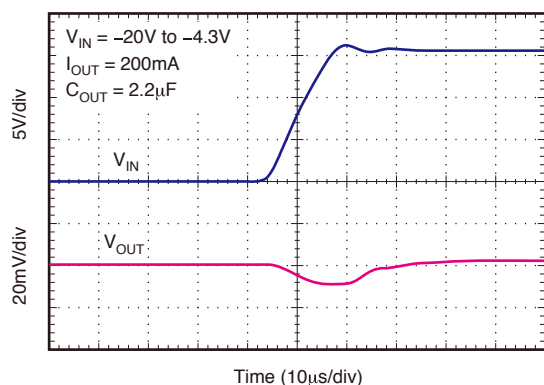


図 26

ライン過渡応答

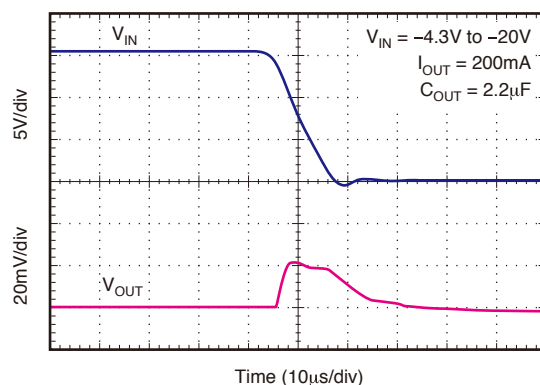


図 27

代表的特性

$T_J = -40^{\circ}\text{C} \sim +125^{\circ}\text{C}$ 、 $|V_{IN}| = |V_{OUT(NOM)}| + 1.0\text{V}$ または $|V_{IN}| = 3.0\text{V}$ (いずれか大きい方)、 $V_{EN} = V_{IN}$ 、 $I_{OUT} = 1\text{mA}$ 、 $C_{IN} = 2.2\mu\text{F}$ 、 $C_{OUT} = 2.2\mu\text{F}$ 、 $C_{NR/SS} = 0\text{nF}$ 、FBピンをOUTに接続(特に記述のない限り)

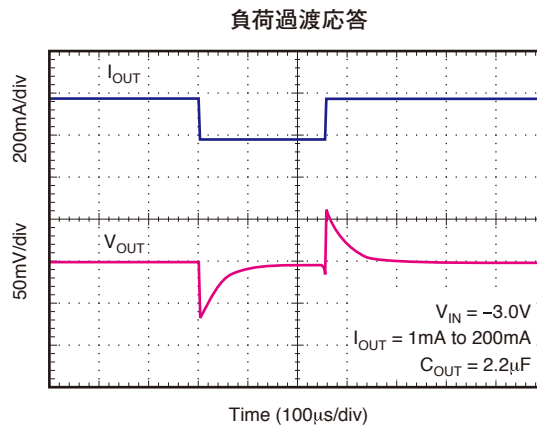


図 28

動作原理

全般説明

TPS7A30xxは、新世代のリニアレギュレータ・ファミリーに属し、革新的なバイポーラ・プロセスを使用して、幅広い入力電圧範囲で超低ノイズおよび非常に高いPSRRレベルを実現しています。これらの機能と、優れた熱特性を持つMSOP-8 PowerPADパッケージの組み合わせにより、高性能アナログ・アプリケーションに対して理想的なデバイスとなっています。

可変出力電圧動作

TPS7A3001の出力電圧範囲は-1.174～-33Vです。図29に示すように、デバイスの公称出力電圧は2つの外付け抵抗によって設定されます。

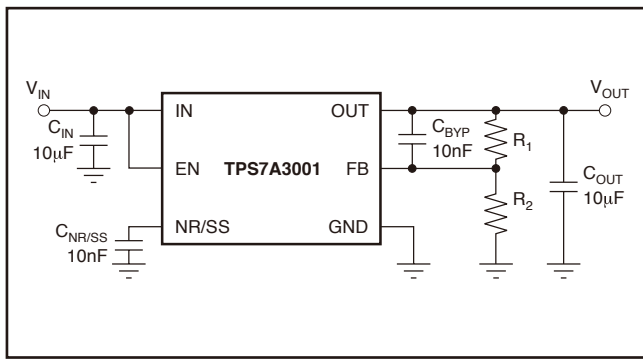


図 29. 最大AC性能のための可変出力動作

R_1 および R_2 は、全ての出力電圧範囲に対して式 (1) を用いて計算できます。無負荷状態での安定性を確保するため、この抵抗回路には5µA以上の電流を供給する必要があります。

$$R_1 = R_2 \left(\frac{V_{OUT}}{V_{REF}} - 1 \right), \text{ where } \frac{V_{OUT}}{R_1 + R_2} \geq 5\mu A \quad (1)$$

より高い電圧精度が必要な場合は、帰還ピンへの電流による出力電圧オフセットの影響を考慮する事、および公差0.1%の抵抗を使用します。

イネーブル・ピンの動作

TPS7A30xxには、両極性のイネーブル・ピン(EN)が備えられ、図30に示すように、電圧が正負のいずれであるかに関係なく、 $|V_{EN}| > 2.0V$ のときにレギュレータがオンになります。

この機能により、異なる種類のシステム電源管理トポロジを使用できます。

- ・ ENピンを (V_{IN} などの) 負電圧に直接接続、または
- ・ ENピンを (デジタル・ロジック回路の出力などの) 正電圧に直接接続

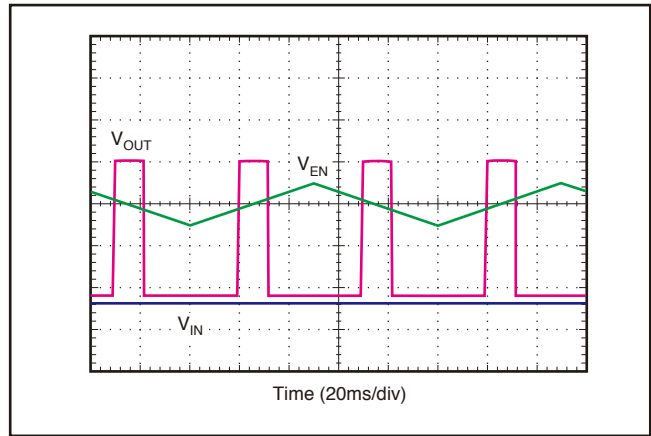


図 30. イネーブル・ピンの正/負スレッシュホールド

コンデンサに関する推奨事項

入力、出力、ノイズ低減、およびバイパスの各コンデンサには、低ESRのコンデンサを使用する必要があります。X7RおよびX5R誘電体を使用したセラミック・コンデンサが推奨されます。これらの誘電体は、より安定した特性を提供します。セラミックX7Rコンデンサは全温度特性に優れる一方で、セラミックX5Rコンデンサは最もコスト効率が高く、高付加価値で提供されています。

高ESRのコンデンサではPSRRが低下する可能性があることに注意してください。

入力および出力コンデンサの要件

TPS7A30xxファミリーの高電圧、負電圧リニアレギュレータは、最小2.2µFの入力および出力容量で安定した動作を実現します。ただし、AC性能を最大限に高めるために、10µFのコンデンサを使用すること強く推奨します。

ノイズ低減およびバイパス・コンデンサの要件

ノイズ低減用コンデンサおよびバイパス・コンデンサ(それぞれ $C_{NR/SS}$ および C_{BYP})は、安定性実現のために必須ではありませんが、ノイズを最小限に抑え、AC性能を最大限に高めるために、0.01µFのコンデンサを使用することを強く推奨します。

AC性能の最大化

ノイズ性能とPSRR性能を最大限に高めるため、図29に示すように、10µF以上の入力および出力コンデンサ、および0.01µFのノイズ低減およびバイパス・コンデンサを使用することを推奨します。ここに示されるソリューションでは、最小ノイズ・レベルが15.1µVRMS、10Hz～700kHzでの電源リップル除去レベルが55dB以上です。図18および図19を参照してください。

出力ノイズ

ノイズ低減用コンデンサ ($C_{NR/SS}$) を使用すると、TPS7A30xx の出力ノイズが低くなります。

ノイズ低減用コンデンサは、内部リファレンスに対するフィルタとして機能します。0.01 μ F のノイズ低減用コンデンサを使用することで、出力ノイズは約80% (80 μ V_{RMS} から 17 μ V_{RMS} へ) 低下します。図20を参照してください。

TPS7A30xx は、出力電圧ノイズが低いことで、ノイズに敏感な回路への電源供給に理想的なソリューションとなります。

電源リップル除去

0.01 μ F のノイズ低減用コンデンサにより、TPS7A30xx の電源リップル除去が向上し、110Hz～400kHz の周波数で電源リップル除去が最大20dB 向上します。

さらに、FBピンとOUTピンの間に0.01 μ F のバイパス・コンデンサ (C_{BYP}) を追加することで、AC性能を最大限に高めることができます。このコンデンサは、10Hz～200kHz の帯域に対して有効で、低い周波数側での電源リップル除去を大きく向上させます。図18を参照してください。

TPS7A30xx は、非常に高い電源リップル除去性能により、オペアンプ、ADC、DAC、オーディオ・アンプなどの高性能アナログ回路の電源供給に優れた選択肢となります。

過渡応答

他のレギュレータと同様に、出力コンデンサのサイズを大きくすると、オーバーシュート/アンダーシュートが小さくなりますが、過渡応答の収束時間が増加します。

アプリケーション情報

高性能アナログ回路の電源

TPS7A30xxの主要な用途の1つは、システムの精度を最大限に高めるために、高性能アナログ回路に対して超低ノイズの電圧レールを提供することです。

TPS7A30xxファミリーの高電圧リニア・レギュレータを、同等の正電圧製品であるTPS7A49xxファミリーの高電圧リニア・レギュレータと組み合わせることで、オペアンプ、ADC、DAC、オーディオ・アンプなどの高性能アナログ回路に対して、超低ノイズの正電圧および負電圧のレールを提供できます。

高電圧でのノイズ・レベルが非常に低いため、電源電圧の高いアナログ回路に使用できます。この特性により、電圧範囲を最適化してシステム精度を最大限に高める高性能アナログ・ソリューションを実現可能となります。

DC/DCコンバータ出力のフィルタリング

ほとんどの場合、システムに供給されている電圧レールは、システム内の1つまたは複数の回路で要求される電圧仕様と一致しません。これらの電源レールは、各々の電圧要件に応じて、昇圧または降圧する必要があります。

消費電流が無視できない程大きいときに電圧レールを昇圧または降圧するための手段としては、DC/DCコンバータが推奨されます。DC/DCコンバータでは、熱の発生を最小限に抑えて高い効率が得られますが、1つ大きな欠点があります。それは、DC出力信号上に高周波成分および関連する高調波が生じることです。

この高周波成分が適切にフィルタリングされない場合、アナログ回路の性能が劣化し、システム全体の精度が低下します。

TPS7A30xxは、広帯域で非常に高い電源リップル除去比を実現します。この仕様により、図31に示すように、DC/DCコンバータの出力をフィルタリングする用途に最適です。図29に示される最高性能の回路を使用することを強く推奨します。また、図18に示されるように、基本周波数（および可能であればその第1高調波）がレギュレータPSRRの帯域幅内に収まることを確認してください。

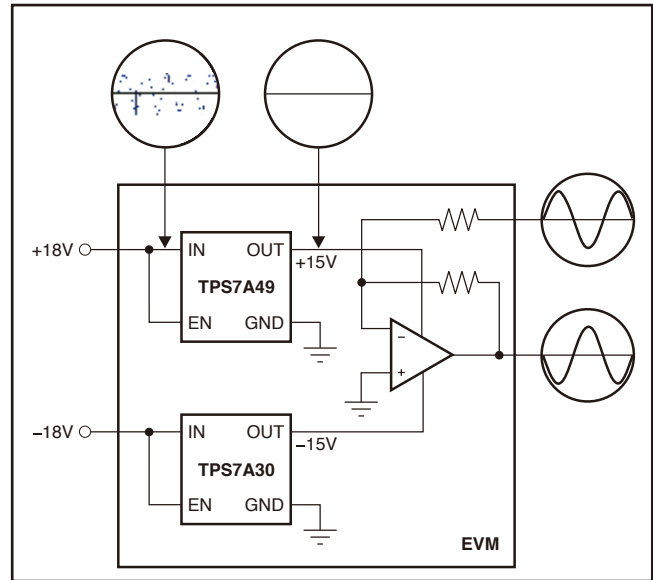


図 31. 高性能アナログ回路でのDC/DCコンバータ出力のレギュレーション

オーディオ・アプリケーション

オーディオ・アプリケーションは、20Hz～20kHzのオーディオ帯域内の歪やノイズに極めて敏感です。この厳しい要件により、高性能オーディオ・システムへの電源供給にはクリーンな電圧レールが要求されます。

TPS7A30xxは、電源リップル除去比が非常に高く (> 55dB)、オーディオ帯域で低ノイズであるため、オーディオ・アプリケーションの性能を最大限に高めることができます。図18を参照してください。

レイアウト

パッケージの実装

TPS7A30xxでの半田パッドのフットプリントに関する推奨事項については、この製品データシートの巻末、およびwww.ti.comを参照してください。

PSRRおよびノイズ性能向上のための推奨基板レイアウト

PSRR、出力ノイズ、過渡応答などのAC特性を向上させるために、基板設計ではINとOUTに別々のグラウンド・プレーンを設け、各グラウンド・プレーンをデバイスのGNDピンのみで接続することをお勧めします。さらに、出力コンデンサのグラウンド接続はデバイスのGNDピンに直接接続する必要があります。

性能を最大限に高め、安定性を確保するために、等価直列インダクタンス(ESL)および等価直列抵抗(ESR)は最小限に抑える必要があります。すべてのコンデンサ(C_{IN} 、 C_{OUT} 、 $C_{NR/SS}$ 、 C_{BYP})は、デバイスにできる限り近づけて配置し、プリント基板(PCB)上でレギュレータ自体と同じ面に配置する必要があります。

どのコンデンサも、PCB上でレギュレータ自体と反対の面には配置しないでください。システムの性能に悪影響を与え、動作が不安定となる可能性もあるため、ビアや長いパターンの使用はできる限り避けてください。

可能であれば、このデータシートに記載された最高の性能を確保するため、TPS7A30評価ボードに使用されているのと同じレイアウト・パターン(www.ti.comから入手可能)を使用してください。

過熱保護

過熱保護機能により、接合部温度が約+170°Cに上昇すると出力がディセーブルになり、デバイスの温度が下がるまで待機状態となります。接合部温度が約+150°Cまで低下すると、出力回路がイネーブルになります。消費電力、熱抵抗、および周囲温度に応じて、過熱保護回路はオン/オフを繰り返します。これによりレギュレータの消費電力が制限され、過熱による損傷から保護されます。

過熱保護回路が作動する傾向がある場合、消費電力が高すぎるか、ヒートシンクが不十分である可能性があります。動作の信頼性を高めるために、接合部温度は最高+125°Cに制限してください。完成設計(ヒートシンクを含む)における安全性の余裕を評価するには、ワーストケースの最大負荷および信号条件で動作させた状態で、過熱保護が作動するまで周囲温度を上昇させます。高い信頼性を得るためには、アプリケーションの最大想定周囲温度よりも45°C以上上昇した場合に過熱保護が作動するのが望ましい状態です。したがって、最大想定周囲温度およびワーストケース負荷でのワーストケース接合部温度は+125°Cとなります。

TPS7A30xxの内部保護回路は、過負荷状態に対して保護を行うよう設計されています。これは、適切なヒートシンクの代わりとなるよう意図されたものではありません。TPS7A30xxを過熱保護が作動するまで使用し続けると、デバイスの信頼性が低下します。

許容損失

チップから熱を取り除く能力はパッケージ・タイプによって異なるため、PCBレイアウトにおける考慮事項も異なってきます。デバイスの周辺の、他の部品が搭載されていないPCB領域は、デバイスからの熱を周辺の大気に逃がします。「許容損失」の表には、JEDECのHigh-K基板の性能データを示しています。より厚い銅を使用することで、デバイスの放熱効果が高まります。また、放熱層にめっきスルーホールを付加することによっても、ヒートシンクの効果が向上します。

消費電力は、入力電圧および負荷条件に依存します。消費電力(P_D)は、式(2)に示されるように、出力バス素子での電圧降下と出力電流との積に等しくなります。

$$P_D = (V_{IN} - V_{OUT}) I_{OUT} \quad (2)$$

推奨レイアウトおよび回路図

レイアウトは、優れた電源設計のために重要な要素です。高速で変化する電流または電圧を通す信号経路がいくつかあるため、浮遊インダクタンスや寄生容量によってノイズが発生したり、電源の性能が低下したりする可能性があります。これらの問題をなくすために、INピンは、X5RまたはX7R誘電体を使用した低ESRのセラミック・バイパス・コンデンサを使用してグラウンドにバイパスする必要があります。

GNDピンは、ICの下部にあるPowerPADに直接接続する必要があります。PowerPADは、ICの直下にある複数のビアを使用して内部のPCBグラウンド・プレーンに接続します。

異なるPCBレイアウトでも許容される性能を得ることは可能ですが、図32のレイアウトと図33の回路図はそれぞれ良好な結果が得られることが実証済みであり、ガイドラインとして示しています。

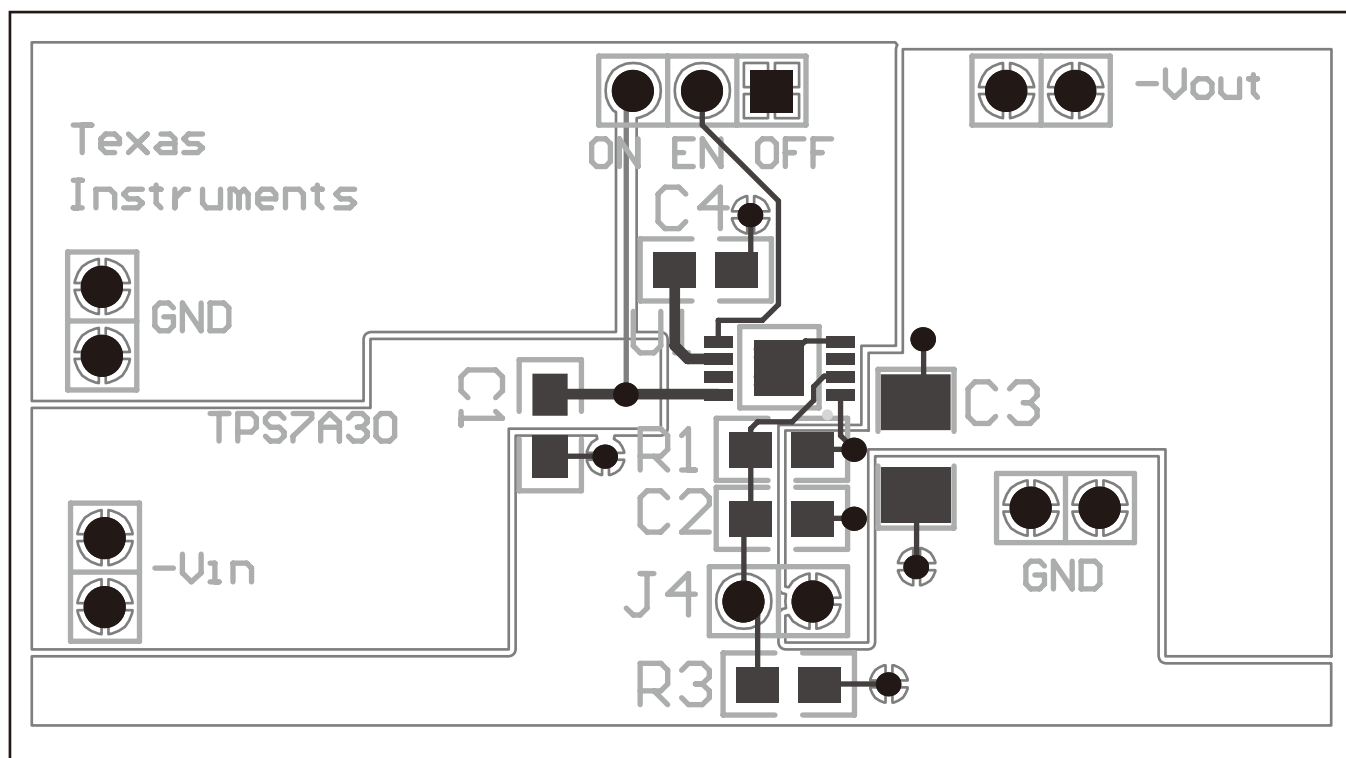


図 32. PCBレイアウト例

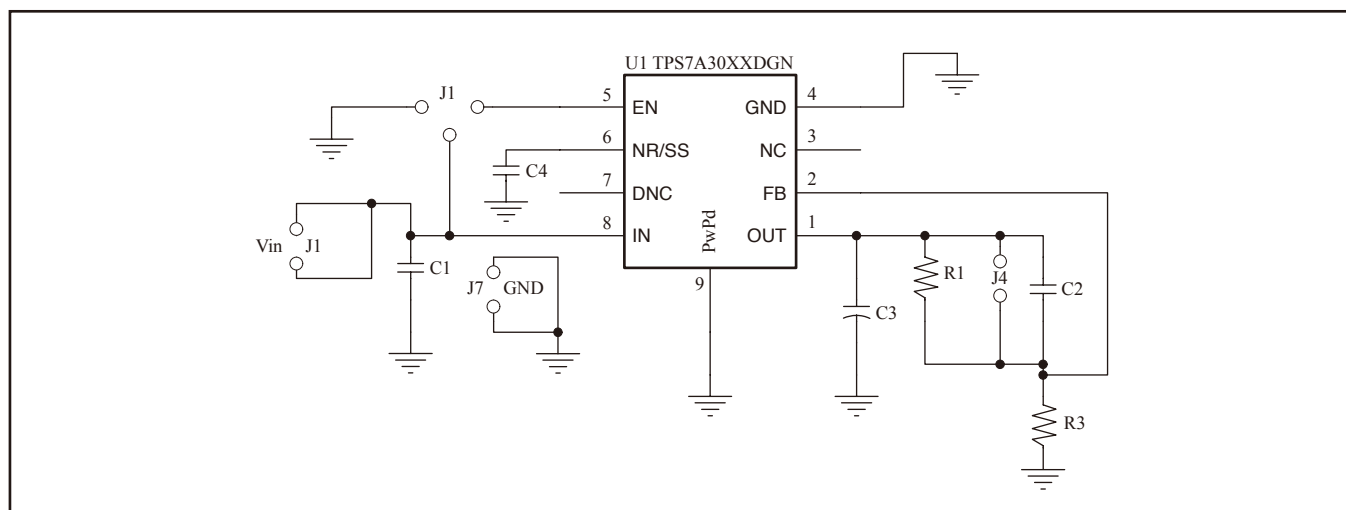


図 33. PCBレイアウト例の回路図