

DC ~ VHF帯 差動入出力広帯域増幅器IC

μ PC1663は、高周波シリコン・バイポーラプロセスを用いた差動入力、差動出力広帯域増幅器ICです。

高周波プロセスのため、従来のHF帯差動増幅器ICに比較し、AC特性、ノイズ、消費電流に優れています。したがって高精細度TV、高解像度ディスプレイ、衛星放送受信機、ビデオカメラ用の広帯域アンプ、高密度CCDのセンスアンプ、光データリンクのパルスアンプなどの応用に最適です。また用途に合わせて2つのパッケージが選べます。

本製品は、当社独自のシリコン・バイポーラプロセス「NESAT™」($f_T = 6 \text{ GHz}$)により生産しています。本プロセスはダイレクト・シリコン窒化膜や金電極構造を採用しています。この構造はチップの耐湿性、耐食性に優れ、良好な電流特性、高周波特性を有しています。これにより電気的特性、信頼性に優れた高品質のICとなっています。

特 徴

- 帯域幅 : 120 MHz (TYP. ゲイン300倍)
700 MHz (TYP. ゲイン10倍)
- 位相遅れ : - 85度 (ゲイン100倍, 100 MHz)
- 入力換算ノイズ : $3 \mu \text{ V}_{r.m.s}$ ($R_s = 50 \Omega$, 10 k ~ 10 MHz)
- 電源電流 : 13 mA TYP. @ $V_{CC} = \pm 6 \text{ V}$
- 外付け抵抗1本でゲインが決定できます。
- 外部位相補償が不要。(10 MHz以下での位相遅れが小さい)

オーダ情報

オーダ名称	パッケージ	捺 印	包装形態
μ PC1663G-E1	8ピン・プラスチックSOP (5.72 mm (225))	1663	<ul style="list-style-type: none"> ・ 12 mm幅エンボス式テーピング。 ・ 1ピンはテープ引き出し方向。 ・ 2.5 k個 / リール。
μ PC1663GV-E1	8ピン・プラスチックSSOP (4.45 mm (175))	1663	<ul style="list-style-type: none"> ・ 8 mm幅エンボス式テーピング。 ・ 1ピンはテープ引き出し方向。 ・ 1 k個 / リール。

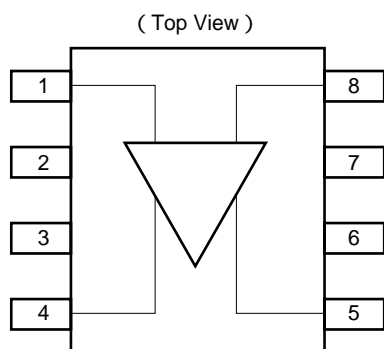
備考 サンプルのオーダについては、販売員にお問い合わせください(名称: μ PC1663G, μ PC1663GV)。

注意 μ PC1663C (8ピン・プラスチックDIPパッケージ品)は保守廃止品です。

本製品は高周波プロセスを用いていますので、静電気などの過大入力にご注意ください。

本資料の内容は、予告なく変更することがありますので、最新のものであることをご確認の上ご使用ください。

端子接続図



端子番号	端子名称
1	IN ₂
2	G _{1B}
3	V _{cc} ⁻
4	OUT ₂
5	OUT ₁
6	V _{cc} ⁺
7	G _{1A}
8	IN ₁

端子説明

端子番号	端子名称	2電源時 バイアスV	単電源時 バイアスV	機能説明および使用法	内部等価回路
8 1	IN ₁ IN ₂	端子電圧 0	印加電圧 V _{cc} /2	入力端子です。	
5 4	OUT ₁ OUT ₂	端子電圧 0	印加電圧 V _{cc} /2	出力端子です。	
6	V _{cc} ⁺	±2 ~ ±6.5	-0.3 ~ +14	正電源電圧端子です。 バイパス・コンデンサを接続し、交流インピーダンスを小さくしてください。	
3	V _{cc} ⁻			GND	
7 2	G _{1A} G _{1B}	—	—	ゲイン選択端子です。 2ピンと7ピン間に抵抗0 ~ 10 kΩを挿入して、ゲインを決定してください。	

内部回路定数についてはアプリケーション・ノートを参照

注 ゲイン調整端子G_{2A}, G_{2B}のあったμ PC1664は廃止品です。

絶対最大定格 (T_A = +25)

項目	略号	μ PC1663G	μ PC1663GV	単位
電源電圧	V _{CC} [±]	±7	±7	V
パッケージ許容損失	P _D	280 (T _A = +75) ^注	280 (T _A = +75) ^注	mW
差動入力電圧	V _{ID}	±5	±5	V
同相入力電圧	V _{ICM}	±6 (ただしV _{CC} ⁻ ~ V _{CC} ⁺ の範囲内)	±6 (ただしV _{CC} ⁻ ~ V _{CC} ⁺ の範囲内)	V
出力電流	I _O	35	35	mA
動作周囲温度	T _A	-45 ~ +75	-45 ~ +75	
保存温度	T _{stg}	-55 ~ +150	-55 ~ +150	

注 両面銅箔50×50×1.6 mmガラスエポキシ基板実装時

推奨動作条件

項目	略号	MIN.	TYP.	MAX.	単位
電源電圧	V _{CC} [±]	±2	±6	±6.5	V
出力吐き出し電流	I _{O source}	-	-	20	mA
出力吸い込み電流	I _{O sink}	-	-	2.5	mA
使用周波数範囲	f _{opt}	DC	-	200	MHz

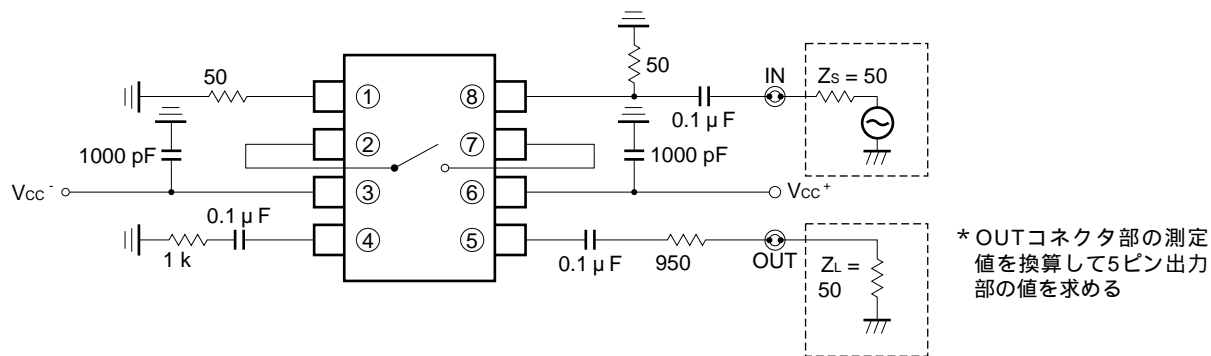
電気的特性 (TA = +25 , VCC± = ±6 V)

項目	略号	条件	MIN.	TYP.	MAX.	単位	
差動電圧利得	ゲイン1	AVd	f = 10 MHz ^{注1}	200	320	500	—
	ゲイン2		f = 10 MHz ^{注2}	8	10	12	
帯域幅	ゲイン1	BW	Rs = 50 Ω (3 dB down point)	—	120	—	MHz
	ゲイン2			—	700	—	
立ち上がり時間	ゲイン1	tr	Rs = 50 Ω, Vout = 1 VP-P	—	2.9	—	ns
	ゲイン2			—	2.7	—	
伝搬遅延時間	ゲイン1	tpd	Rs = 50 Ω, Vout = 1 VP-P	—	2	—	ns
	ゲイン2			—	1.2	—	
入力抵抗	ゲイン1	Rin		—	4.0	—	kΩ
	ゲイン2			50	180	—	
入力容量	Cin		—	2	—	pF	
入力オフセット電流	Iio		—	0.4	5.0	μA	
入力バイアス電流	Ib		—	20	40	μA	
入力換算ノイズ	Vn	Rs = 50 Ω, 10 k ~ 10 MHz	—	3	—	μVr.m.s	
入力電圧範囲	Vi		± 1.0	—	—	V	
同相信号除去比	ゲイン2	CMR	Vcm = ± 1 V, f 100 kHz	53	94	—	dB
電源変動除去比	SVR	ΔV = ± 0.5 V	50	70	—	dB	
出力オフセット電圧	ゲイン1	VO(off)	VO(off) = OUT1 - OUT2	—	0.3	1.5	V
	ゲイン2			—	0.1	1.0	
出力同相電圧	VO(CM)		2.4	2.9	3.4	V	
出力電圧振幅	VO-P-P	シングルエンド	3.0	4.0	—	VP-P	
出力シンク電流	I _{sink}		2.5	3.6	—	mA	
電源電流	I _{CC}		—	13	20	mA	

注1. ゲイン選択端子G1A, G1Bを直接接続

2. ゲイン選択端子G1A, G1Bを開放

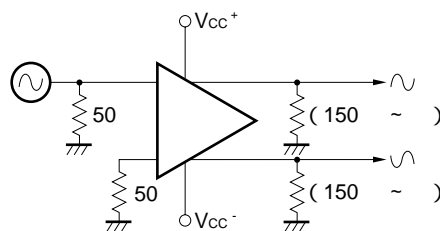
測定回路図



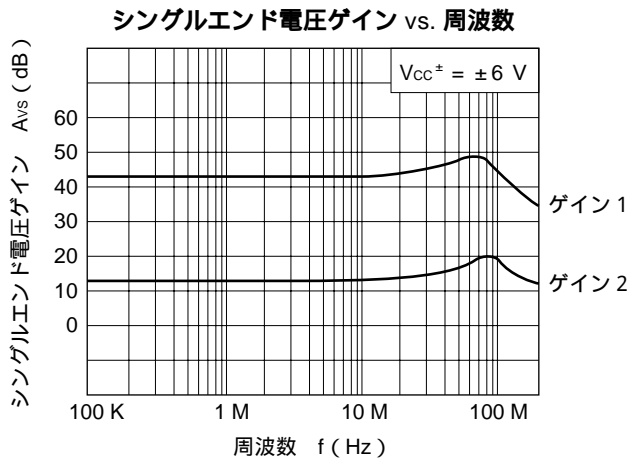
備考 各項目の定義および測定回路については、アプリケーション・ノート「μ PC1663の使い方(資料番号G12290J)」をご参照ください。

使用上の注意事項

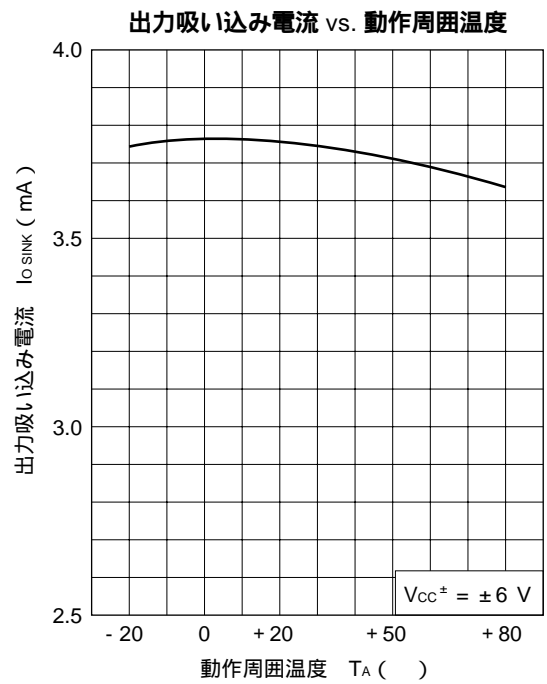
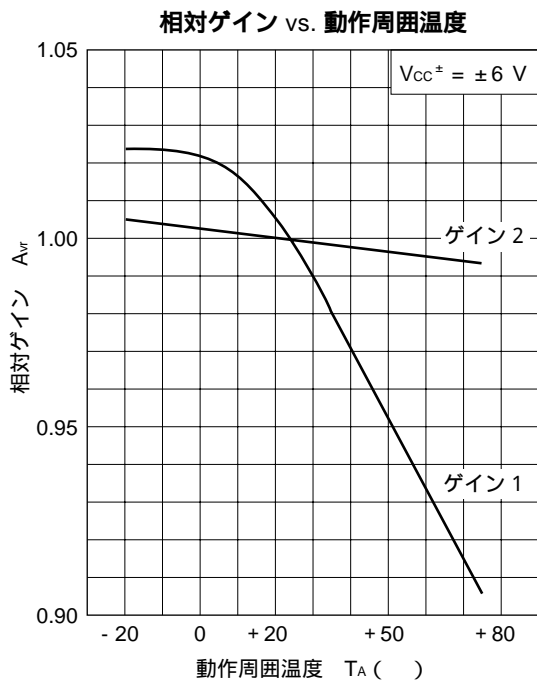
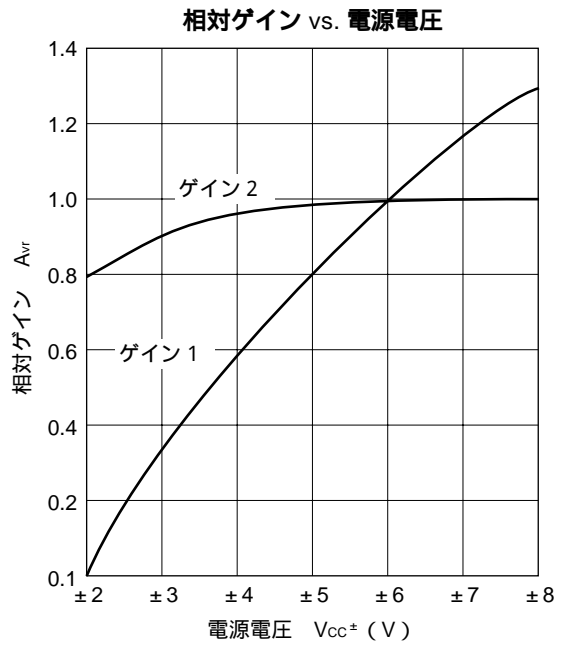
- (1) 高周波プロセスを使用していますので、静電気などの過大入力にご注意願います。
- (2) グランド・パターンは極力広く取り、接地インピーダンスを小さくしてください(異常発振の防止のため)。
- (3) V_{CC} 端子にはバイパス・コンデンサを挿入してください。
- (4) G_{1A} , G_{1B} 端子間に調整抵抗(0~10k)を挿入し、ゲインを決定してください。
- (5) 入出力に接続する負荷は1側, 2側でアンバランスにならないようにしてください。

負荷接続の例

特性曲線 (特に指定のないかぎり $T_A = +25$)

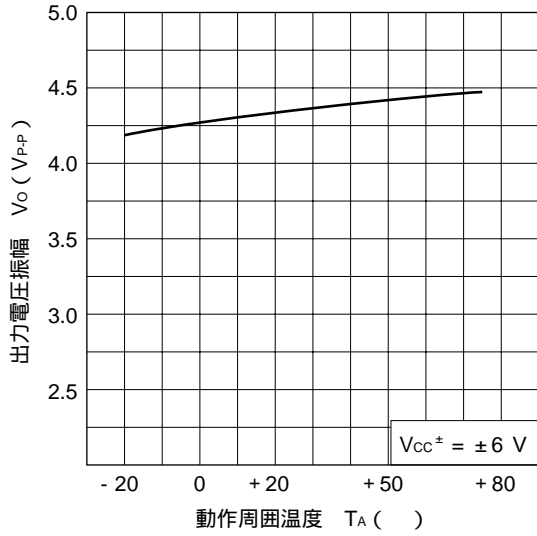


備考 差動ゲインは、シングルエンド・ゲインの2倍の値となります。

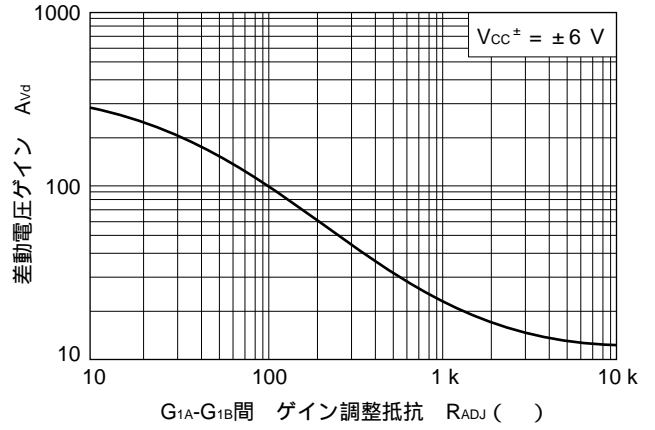


備考 相対ゲインは $T_A = +25$, $V_{CC}^{\pm} = \pm 6$ V のゲインを 1.00 とした。

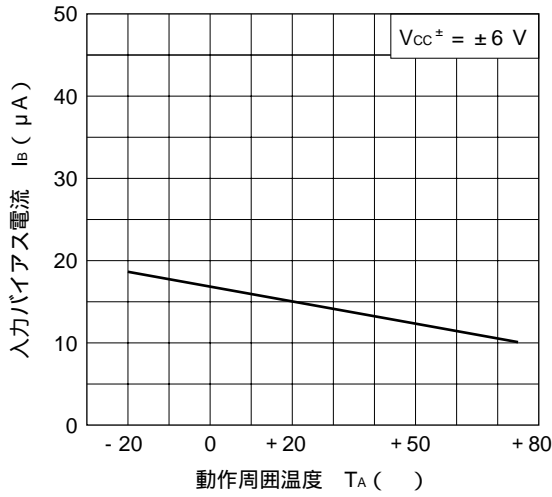
出力電圧振幅 vs. 動作周囲温度 (シングルエンド)



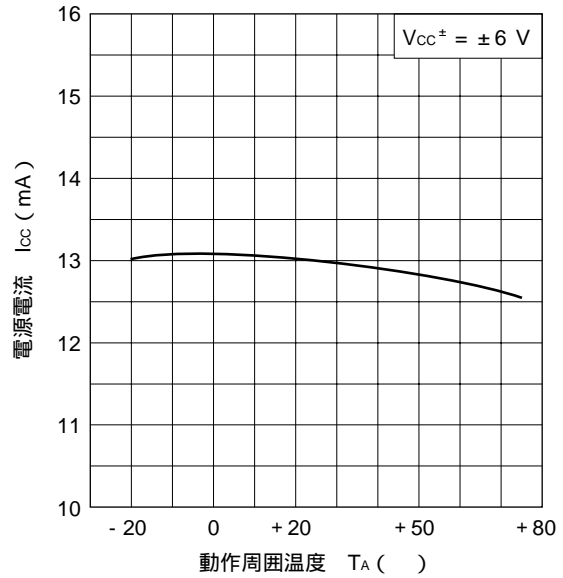
差動ゲイン vs. ゲイン調整抵抗値



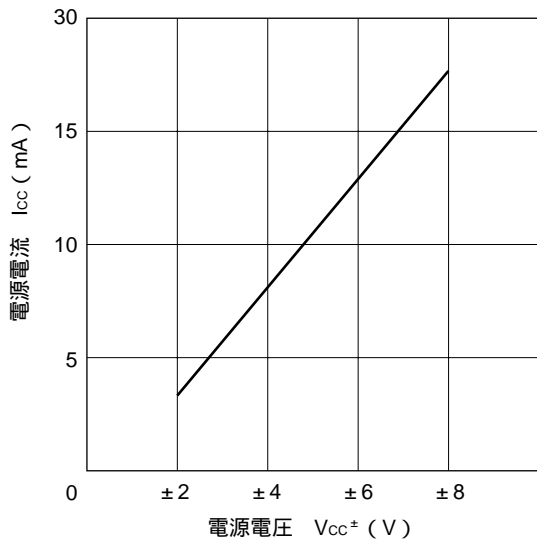
入力バイアス電流 vs. 動作周囲温度



電源電流 vs. 動作周囲温度

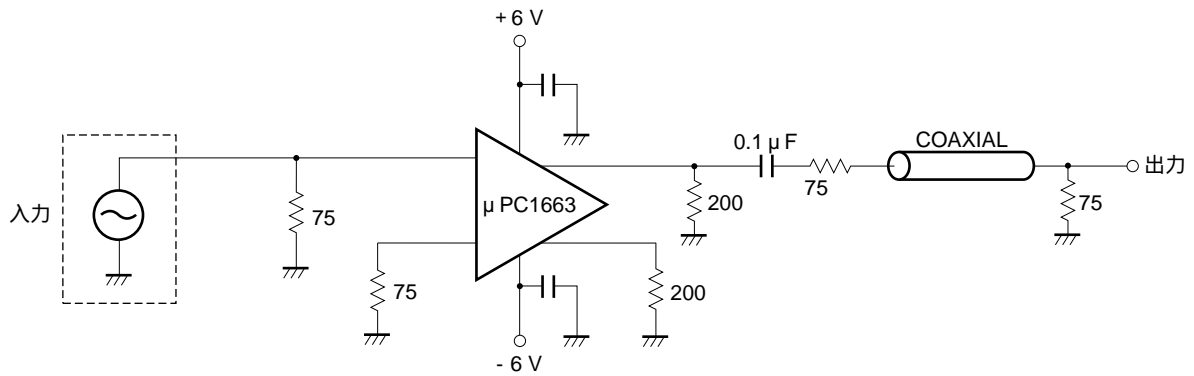


電源電流 vs. 電源電圧

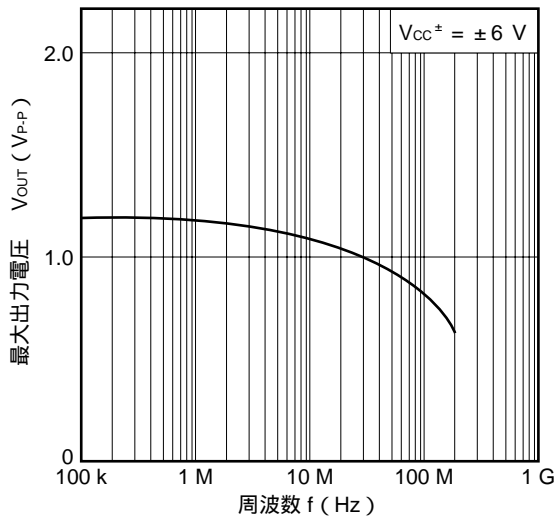


応用回路例1

ビデオ・ライン・ドライバの回路例

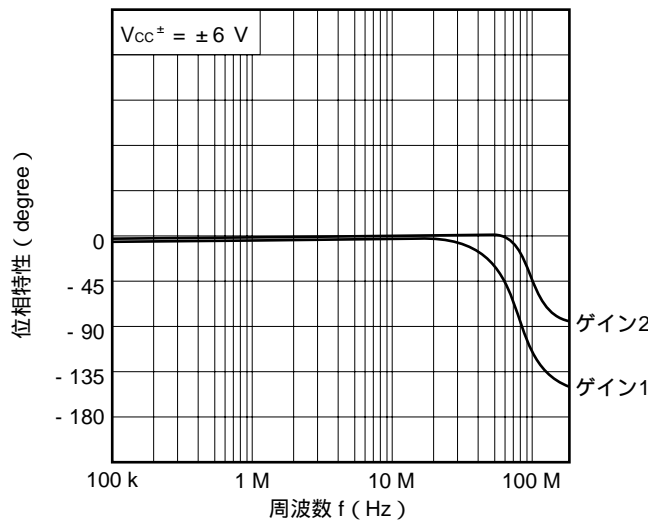


最大出力電圧 vs. 周波数 (ビデオライン, シングルエンド)



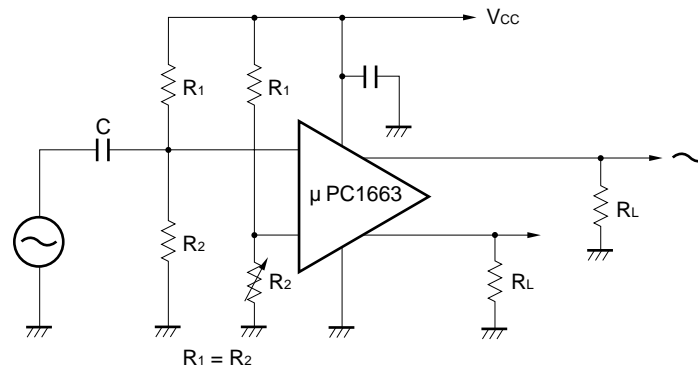
備考
差動出力の場合はシングルエンドの場合の2倍の出力電圧となります。

位相特性 vs. 周波数



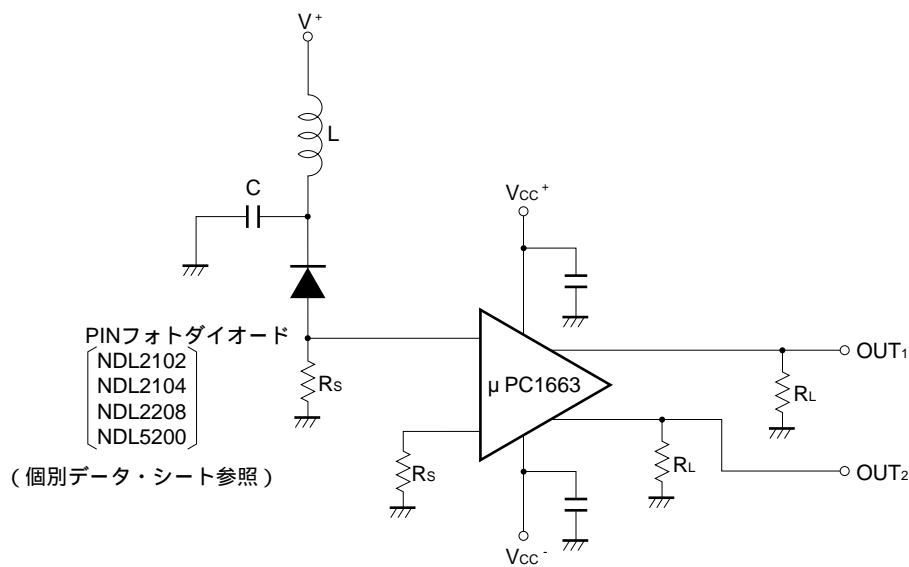
応用回路例2

V_{CC}単一電源での応用例



応用回路例3

光信号検出回路例概略



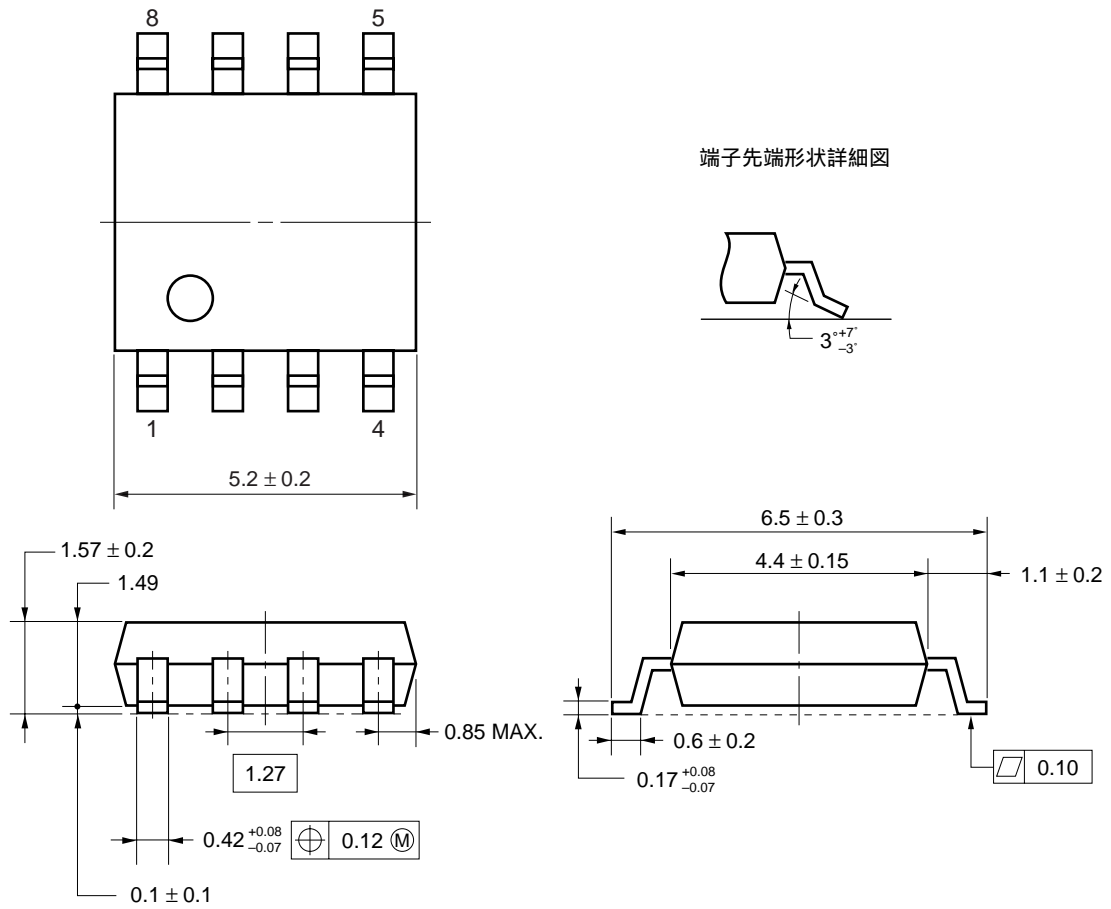
注意 μ PC1663の入力インピーダンスが問題となる場合は、PINフォトダイオードと入力の方にFETによるバッファ(ソース・フォロア)を入れてください。

本資料に掲載の応用回路および回路定数は、例示的に示したものであり、量産設計を対象とするものではありません。

応用上の注意事項およびより詳細な応用回路例につきましてはアプリケーション・ノート「μ PC1663の使い方(資料番号G12290J)」をご覧ください。

外形図

★ 8ピン・プラスチックSOP (5.72 mm (225)) (単位: mm) —μ PC1663G—



8ピン・プラスチックSSOP (4.45 mm (175)) (単位 : mm) —μ PC1663GV—

