

トランジスタ

AEC-Q101準拠

2.5V 駆動タイプ Pch MOS FET

RTQ035P02FHA

●構造

シリコンPチャネルMOS型電界効果トランジスタ

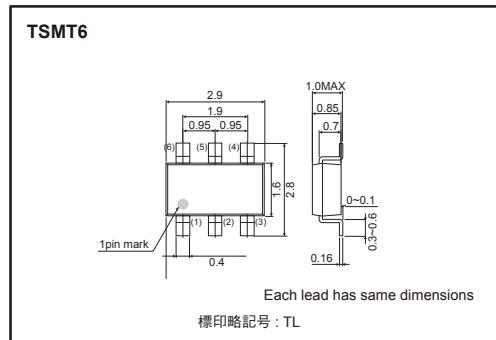
●特長

- 1) 低オン抵抗 (80mΩat 2.5v)
- 2) 小型 high power パッケージ
- 3) 高速スイッチング
- 4) 2.5V 駆動

●用途

DC-DC コンバータ

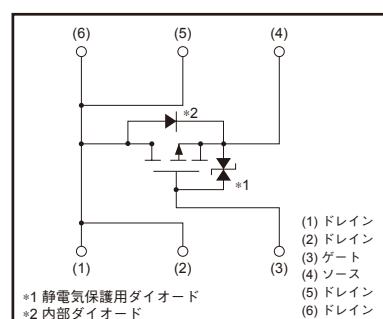
●外形寸法図 (Unit : mm)



●包装仕様

Type	包装名	テーピング
	記号	TR
	基本発注単位 (個)	3000
RTQ035P02FHA		○

●内部回路図



●絶対最大定格 (Ta=25°C)

Parameter	Symbol	Limits	Unit
ドレイン・ソース間電圧	V _{DSS}	-20	V
ゲート・ソース間電圧	V _{GSS}	±12	V
ドレイン電流	I _D	±3.5	A
	I _{DP} *1	±17.5	A
ソース電流(内部ダイオード)	I _S	-1	A
	I _{SP} *1	-4	A
全許容損失	P _D *2	1.25	W
チャネル部温度	T _{ch}	150	°C
保存温度	T _{stg}	-55~+150	°C

*1 Pw≤10μs, Duty cycle≤1%

*2 セラミック基板実装時

●熱抵抗

Parameter	Symbol	Limits	Unit
チャネル・外気間	R _{th} (ch-a)*	100	°C / W

* セラミック基板実装時

トランジスタ

●電気的特性 (Ta=25°C)

Parameter	Symbol	Min.	Typ.	Max.	Unit	Conditions
ゲート漏れ電流	I _{GSS}	—	—	±10	μA	V _{GS} =±12V, V _{DS} =0V
ドレイン・ソース降伏電圧	V _{(BR)DSS}	-20	—	—	V	I _D =-1mA, V _{GS} =0V
ドレイン遮断電流	I _{DSS}	—	—	-1	μA	V _{DS} =-20V, V _{GS} =0V
ゲートしきい値電圧	V _{GS(th)}	-0.7	—	-2.0	V	V _{DS} =-10V, I _D =-1mA
ドレイン・ソース間オン抵抗	R _{D(on)} *	—	50	65	mΩ	I _D =-3.5A, V _{GS} =-4.5V
		—	55	70	mΩ	I _D =-3.5A, V _{GS} =-4V
		—	80	100	mΩ	I _D =-1.75A, V _{GS} =-2.5V
順伝達アドミタンス	Y _{fs} *	3.5	—	—	S	V _{DS} =-10V, I _D =-3.5A
入力容量	C _{iss}	—	1200	—	pF	V _{DS} =-10V, V _{GS} =0V f=1MHz
出力容量	C _{oss}	—	200	—	pF	
帰還容量	C _{rss}	—	130	—	pF	
ターンオン遅延時間	t _{d(on)} *	—	16	—	ns	
上昇時間	t _r *	—	40	—	ns	I _D =-2A V _{DD} =-15V V _{GS} =-4.5V R _L =7.5Ω R _G =10Ω
ターンオフ遅延時間	t _{d(off)} *	—	55	—	ns	
下降時間	t _f *	—	30	—	ns	
ゲート総電荷量	Q _g	—	10.5	—	nC	
ゲート・ソース間電荷量	Q _{gs}	—	2.0	—	nC	V _{DD} =-15V V _{GS} =-4.5V I _D =-3.5A
ゲート・ドレイン間電荷量	Q _{gd}	—	3.5	—	nC	

*パルス

●内部ダイオード特性 (ソース・ドレイン間) (Ta=25°C)

Parameter	Symbol	Min.	Typ.	Max.	Unit	Conditions
順方向電圧	V _{SD}	—	—	-1.2	V	I _s =-1A, V _{GS} =0V

トランジスタ

●電気的特性曲線

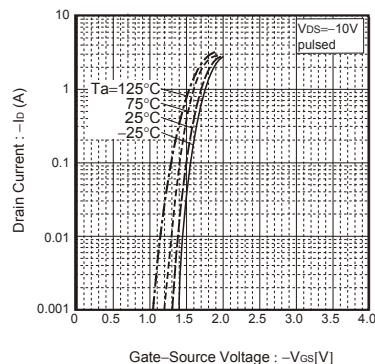


Fig.1 Typical Transfer Characteristics

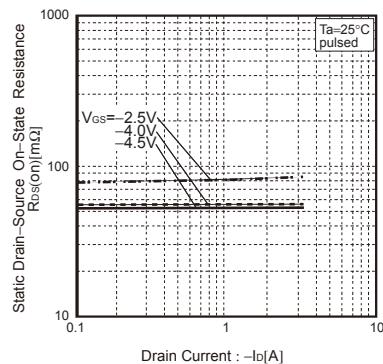


Fig.2 Static Drain-Source On-State Resistance vs. Drain Current

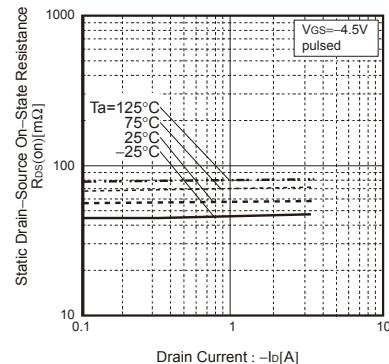


Fig.3 Static Drain-Source On-State Resistance vs. Drain Current

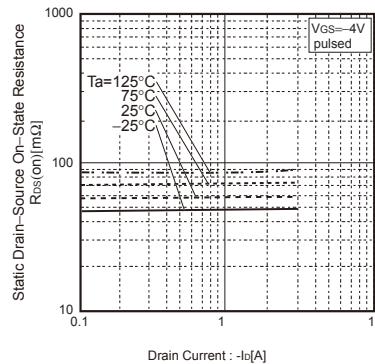


Fig.4 Static Drain-Source On-State Resistance vs. Drain Current

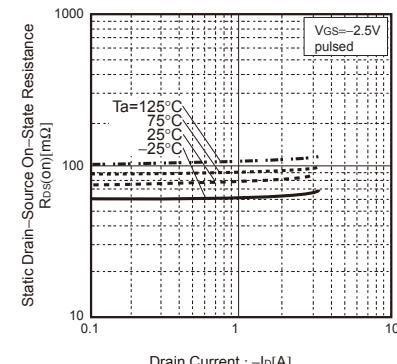


Fig.5 Static Drain-Source On-State Resistance vs. Drain Current

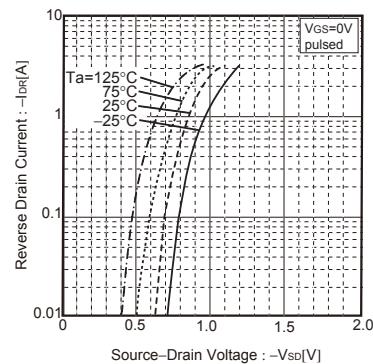


Fig.6 Reverse Drain Current vs. Source-Drain Voltage

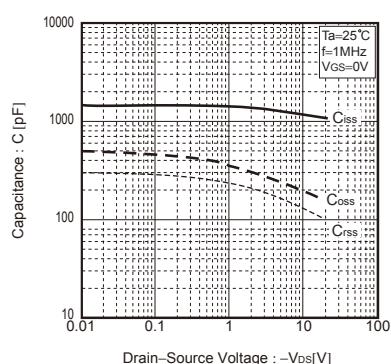


Fig.7 Typical Capacitance vs. Drain-Source Voltage

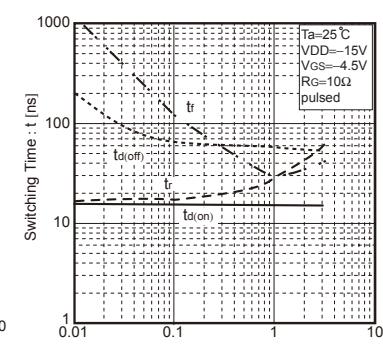


Fig.8 Switching Characteristics

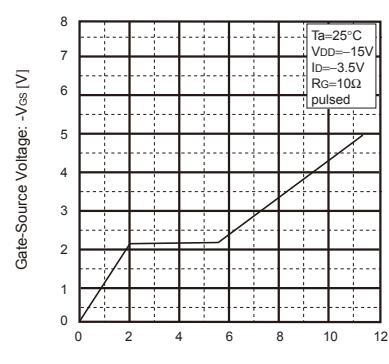


Fig.9 Dynamic Input Characteristics

トランジスタ

●測定回路図

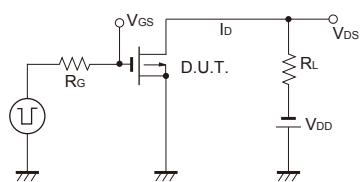


Fig.10 Switching Time Measurement Circuit

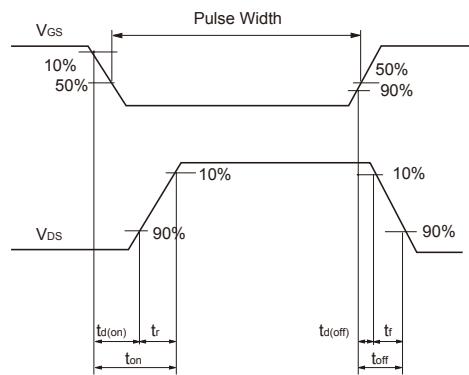


Fig.11 Switching Waveforms

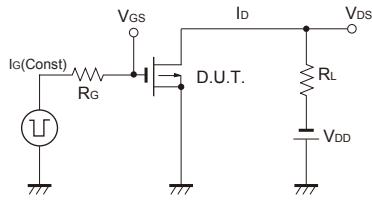


Fig.12 Gate Charge Measurement Circuit

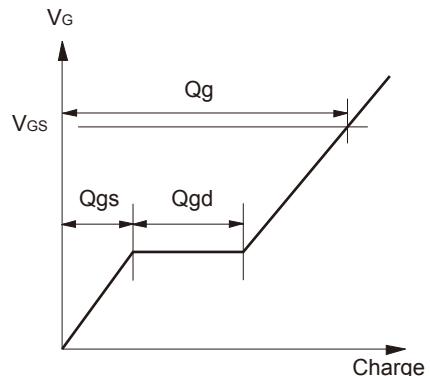


Fig.13 Gate Charge Waveforms