NEC 電子デバイス

MOS 集積回路
MOS Integrated Circuits

μPD74HC245

OCTAL NONINVERTING BUS TRANSCEIVER WITH 3-STATE
CMOS 集積回路

μPD74HC245C, 74HC245GSは，高速CMOSロジックファミリの一環として開発されたOCTAL NONINVERTING BUS TRANSCEIVER WITH 3-STATEです。

3-stateの非反転出力をもつバッファを2回路互いに入出力を接続し，双方向のバッファとしたものです。データ方向制御入力DIRにより入出力の方向を制御します。DIRがハイレベルのとき，Aが入力端子，Bが出力端子となります。DIRがロウレベルのときは，Bが入力端子，Aが出力端子となります。出力制御入力$\overline{G}$がハイレベルのときは，A，Bともハイ・インピーダンスになります。

CMOSの特長である低消費電力，高雑音余裕度，広動作範囲などに加え，シリコンゲートプロセスの採用により，LSTTLなみの動作速度とドライブ能力をもっています。

特徴

- ○高速：伝達遅延時間　13 ns TYP. (C_L=50 pF)
- ○低消費電力：3 mW TYP. (f=1 MHz, C_L=50 pF)
- ○高雑音余裕度：45 %×V_{DD} TYP.
- ○電源電圧範囲が広い：2 V～6 V
- ○動作温度が広い：−40 ℃～+85 ℃
- ○LSTTLを15個ドライブ可能
- ○74LS245とピンコンパチブル

真理値表

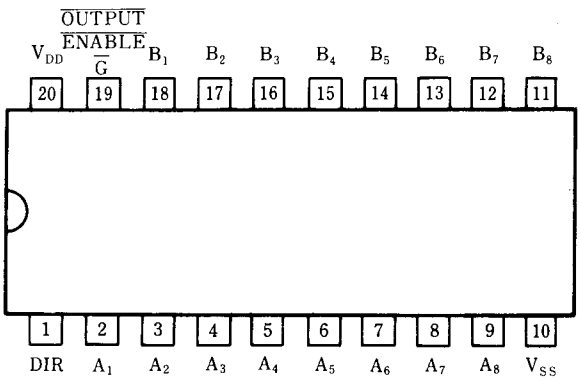
制御入力		動作
$\overline{G}$	DIR	
L	L	B data to A Bus
L	H	A data to B Bus
H	×	Z

H：ハイレベル　L：ロウレベル　×：H or L
Z：ハイインピーダンス（A, Bが分離されます。）

オーダ情報

オーダ名称	パッケージ
μPD74HC245C	20ピン・プラスチックDIP (300 mil)
μPD74HC245GS	20ピン・プラスチックSOP (300 mil)
μPD74HC245GS-T1	20ピン・プラスチックSOP (300 mil, 粘着テーピング, 1ピンテープ引出し方向)
μPD74HC245GS-T2	20ピン・プラスチックSOP (300 mil, 粘着テーピング, 1ピンテープ巻込み方向)

端子接続図 (Top View)



DIR：DIRECTION

資料番号　IC−6427（第1版）
発行年月　May 1988　P

© NEC Corporation 1988

絶対最大定格 (T_a=25 °C, V_{SS}=0 V)

項　目	略　号	定　格	単　位
電源電圧	V_{DD}	−0.5～+7.0	V
入力電圧	V_I	−1.5～V_{DD}+1.5	V
入力電流	I_I	±20	mA
出力電圧	V_O	−0.5～V_{DD}+0.5	V
出力電流	I_O	±35	mA
パッケージ許容損失	P_D	500*/200**	mW
動作温度	$T_{opt.}$	−40～+85	℃
保存温度	$T_{stg.}$	−65～+150	℃

*DIP/**ミニフラット・パッケージ

推奨動作条件 (T_a=−40～+85 °C, V_{SS}=0 V)

項　目	略　号	条　件	MIN.	TYP.	MAX.	単　位
電源電圧	V_{DD}		2.0		6.0	V
入力電圧	V_I		0		V_{DD}	V
入力立ち上がり，立ち下がり時間	t_r, t_f	V_{DD}=2.0 V	0		1000	ns
		V_{DD}=4.5 V	0		500	
		V_{DD}=6.0 V	0		400	

電気的特性 (V_{SS}=0 V)

項　目	略号	条　件	V_{DD}(V)	T_a=25 ℃ MIN.	TYP.	MAX.	T_a=−40～+85 ℃ MIN.	TYP.	MAX.	単　位
ハイレベル出力電圧	V_{OH}	V_I=V_{IL} or V_{IH}, I_O=−20 μA	2.0	1.90	2.0		1.90			V
			4.5	4.40	4.5		4.40			
			6.0	5.90	6.0		5.90			
		V_I=V_{IL} or V_{IH}, I_O=−6 mA	4.5	3.98	4.30		3.84			
		I_O=−7.8 mA	6.0	5.48	5.80		5.34			
ロウレベル出力電圧	V_{OL}	V_I=V_{IL} or V_{IH}, I_O=20 μA	2.0		0	0.1			0.1	V
			4.5		0	0.1			0.1	
			6.0		0	0.1			0.1	
		V_I=V_{IL} or V_{IH}, I_O=6 mA	4.5		0.15	0.26			0.33	
		I_O=7.8 mA	6.0		0.15	0.26			0.33	
入力電流	I_I	V_I=V_{SS} or V_{DD}	6.0			±0.1			±1.0	μA
ハイレベル入力電圧	V_{IH}	V_O=V_{DD}−0.1 V or 0.1 V, $\|I_O\|$=20 μA	2.0	1.50			1.50			V
			4.5	3.15			3.15			
			6.0	4.20			4.20			
ロウレベル入力電圧	V_{IL}	V_O=V_{DD}−0.1 V or 0.1 V, $\|I_O\|$=20 μA	2.0			0.3			0.3	V
			4.5			0.9			0.9	
			6.0			1.2			1.2	
静消費電流	I_{DD}	V_I=V_{SS} or V_{DD}, I_O=0 μA	2.0			4.0			40	μA
			4.5			6.0			60	
			6.0			8.0			80	
3ステート・リーク電流	I_{TL}	$\overline{\text{OUTPUT ENABLE}}$=$V_{IH}$, V_O=V_{SS} or V_{DD}	6.0			±0.5			±5.0	μA

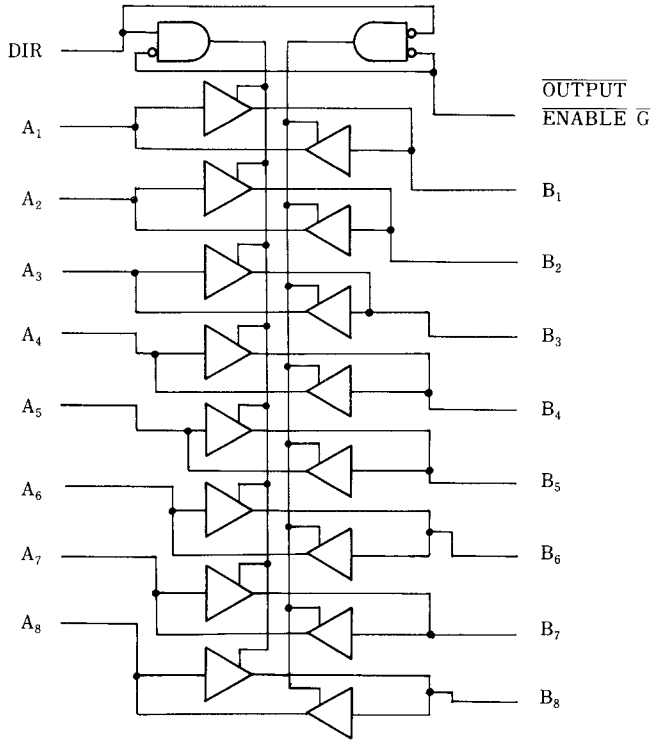
スイッチング特性 (T_a=25 °C,V_{DD}=5 V,C_L=50 pF,t_r=t_f=6 ns)

項　　目	略　号	条　　件	MIN.	TYP.	MAX.	単　位
伝達遅延時間	t_{PHL}, t_{PLH}	A→B, B→A		8	17	ns
	t_{PHZ}, t_{PLZ}	$\overline{\text{OUTPUT ENABLE}}$→A or B, R_L=1 kΩ		16	42	ns
	t_{PZH}, t_{PZL}	$\overline{\text{OUTPUT ENABLE}}$→A or B, R_L=1 kΩ		16	42	ns
立ち上がり, 立ち下がり時間	t_{THL}, t_{TLH}			4	10	ns

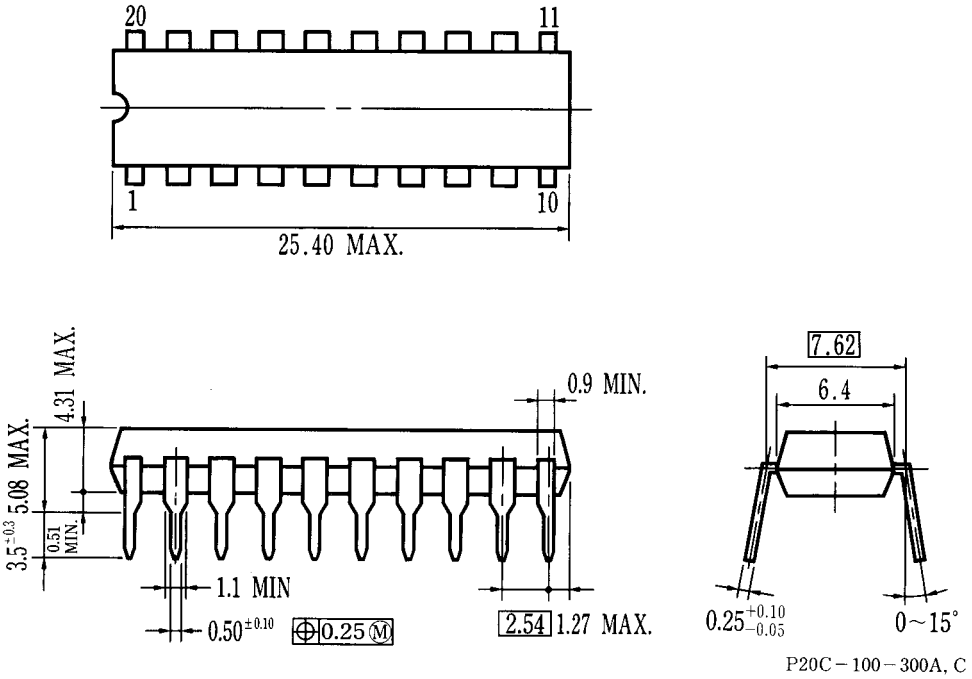
スイッチング特性 (t_r=t_f=6 ns)

項　　目	略　号	条　　件			T_a=25 ℃			T_a=−40～+85 ℃		単　位
				V_{DD}(V)	MIN.	TYP.	MAX.	MIN.	MAX.	
伝達遅延時間	t_{PHL} t_{PLH}	A→B B→A	C_L=50 pF	2.0		19	72		88	ns
				4.5		8	18		22	
				6.0		7	18		22	
	t_{PHL} t_{PLH}		C_L=150 pF	2.0		23	96		116	ns
				4.5		11	24		29	
				6.0		9	24		29	
	t_{PHZ} t_{PLZ}	$\overline{\text{OUTPUT ENABLE}}$ →A or B	C_L=50 pF R_L=1 kΩ	2.0		29	172		208	ns
				4.5		17	43		52	
				6.0		14	41		50	
	t_{PZH} t_{PZL}	$\overline{\text{OUTPUT ENABLE}}$ →A or B	C_L=50 pF R_L=1 kΩ	2.0		45	184		224	ns
				4.5		17	46		56	
				6.0		14	41		50	
	t_{PZH} t_{PZL}		C_L=150 pF R_L=1 kΩ	2.0		48	216		260	ns
				4.5		21	54		65	
				6.0		18	47		57	
立ち上がり, 立ち下がり時間	t_{THL} t_{TLH}		C_L=50 pF	2.0		11	60		75	ns
				4.5		5	12		15	
				6.0		4	10		13	
入　力　容　量	C_I			−		4	10		10	pF
内部等価容量	C_{pd}			−		70				pF

ブロック図

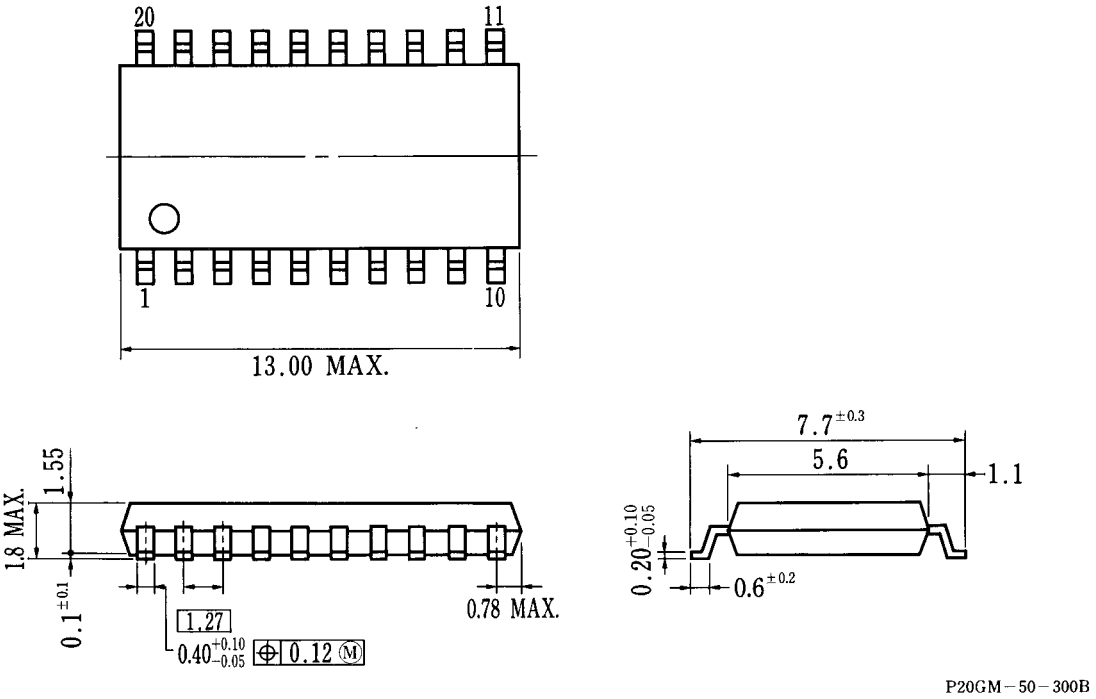

DIR
A_1
A_2
A_3
A_4
A_5
A_6
A_7
A_8
$\overline{\text{OUTPUT}}$
ENABLE $\overline{G}$
B_1
B_2
B_3
B_4
B_5
B_6
B_7
B_8

20ピン・プラスチック DIP (300 mil) 外形図(単位：mm)



μPD74HC245C

20ピン・プラスチック SOP (300 mil) 外形図(単位：mm)



μPD74HC245GS